



①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

⑫ **Offenlegungsschrift**  
⑩ **DE 101 22 364 A 1**

⑤1 Int. Cl.<sup>7</sup>:  
**H 01 L 29/06**  
H 01 L 29/36

②1 Aktenzeichen: 101 22 364.1  
②2 Anmeldetag: 9. 5. 2001  
④3 Offenlegungstag: 21. 11. 2002

DE 101 22 364 A 1

⑦1 Anmelder:  
Infineon Technologies AG, 81669 München, DE  
  
⑦4 Vertreter:  
Westphal, Mussnug & Partner, 80336 München

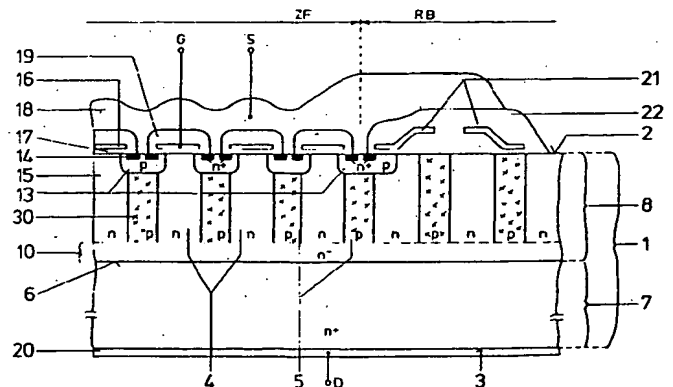
⑦2 Erfinder:  
Weber, Hans, 83404 Ainring, DE; Ahlers, Dirk, 80796  
München, DE; Deboy, Gerald, 80538 München, DE  
  
⑤6 Entgegenhaltungen:  
DE 199 42 677 A1  
DE 100 41 344 A1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Kompensationsbauelement, Schaltungsanordnung und Verfahren

⑤7 Die Erfindung betrifft ein Halbleiterbauelement nach dem Prinzip der Ladungsträgerkompensation, das derart ausgestaltet ist, dass dessen Durchbruchspannung bei konstanter Temperatur als Funktion der Zeit zunimmt. Die Erfindung betrifft ferner eine Schaltungsanordnung und ein Verfahren zur Dotierung einer erfindungsgemäßen Kompensationsschicht.



DE 101 22 364 A 1

[0001] Die Erfindung betrifft ein Halbleiterbauelement nach dem Prinzip der Ladungsträgerkompensation gemäß den Oberbegriffen der Patentansprüche 1, 2 und 3, eine Schaltungsanordnung sowie zwei Verfahren zur Herstellung einer Kompensationsschicht eines solchen Kompensationsbauelements.

[0002] Solche Kompensationsbauelemente beruhen auf dem Prinzip, dass sich bei Anlegen einer Sperrspannung die freien Ladungsträger der n- und p-dotierten Gebiete innerhalb der Driftregion mehr oder weniger gegenseitig ausräumen und damit kompensieren. Der Vorteil eines solchen Kompensationsbauelementes besteht darin, dass es im Durchlassbetrieb einen gegenüber herkömmlichen Halbleiterbauelementen deutlich verringerten Einschaltwiderstand und im Sperrbetrieb eine sehr gute Sperrcharakteristik aufweist. Der Aufbau und die Funktionsweise solcher Kompensationsbauelemente ist vielfach bekannt und beispielsweise in den US-Patenten US 5,216,275 und US 5,754,310 wie auch in der WO 97/29518, der DE 43 09 764 C2 und der DE 198 40 032 C1 beschrieben. Nachfolgend wird daher auf eine detaillierte Beschreibung des Aufbaus und der Funktionsweise solcher Kompensationsbauelemente verzichtet.

[0003] Kompensationsbauelemente können in einer Vielzahl von Bauelementvarianten, wie z. B. MOS-Transistoren, Dioden, Thyristoren, GTOS, IGBTs und dergleichen, Anwendung finden, wenngleich sie heute zumeist als MOS-Transistoren eingesetzt werden. Im folgenden soll daher als Beispiel eines Kompensationsbauelementes von einem durch Feldeffekt gesteuerten MOS-Transistor – auch kurz MOSFET genannt – ausgegangen werden, ohne jedoch die Erfindung auf dieses Halbleiterbauelement zu beschränken.

[0004] Bei allen heute erhältlichen Halbleiterbauelementen mit sperrender Funktionalität, wie z. B. bei einem MOSFET, ist deren Sperrfähigkeit eine statische Bauelementeigenschaft. Soll bei einem solchen Halbleiterbauelement applikationsbedingt eine sehr hohe Sperrspannung erreicht werden, geht dies allerdings zu Lasten anderer elektrischer Eigenschaften des Halbleiterbauelementes, wie z. B. einer Verschlechterung des Einschaltwiderstandes  $R_{DSon}$  und einer geringeren Stromtragfähigkeit. Insbesondere zeigt die DE 198 40 032 C1 einen weiteren Mittelweg zwischen Durchbruchspannung Avalanche-Zerstörungsenergien.

[0005] Zur Auslegung der Sperrfähigkeit eines Halbleiterbauelementes sind verschiedene Randbedingungen zu beachten:

In einer ersten Applikation muss das Halbleiterbauelement in der Lage sein, die beim Schalten von großen Strömen und/oder Spannungen wiederholt vorkommenden Durchbruchspannungen bei hohen Strömen aber geringer Energie für kurze Zeit zu tragen. Solche Halbleiterbauelemente kommen als Leistungsschalter zum Schalten großer Lasten, wie z. B. bei Schaltnetzteilen, Schaltreglern, getaktete Stromversorgungen und dergleichen, zum Einsatz.

[0006] Bei derartigen Schaltungsanordnungen kommt es je nach Qualität des Schaltungslayouts und des Übertragers mithin zu Streuinduktivitäten im  $\mu\text{H}$ -Bereich (einige 10  $\mu\text{H}$ ). Diese Streuinduktivitäten sind nicht über die in der Schaltungsanordnung typischerweise vorgesehenen Entlastungselemente, z. B. Pufferkapazitäten, gepuffert und treiben daher das Halbleiterbauelement in den Avalanche-Durchbruch. Der Durchbruch dauert typischerweise nur ein sehr kurze Zeit an, nämlich genau solange, bis die in der Streuinduktivität gespeicherte Energie vollständig abgebaut ist. Das Halbleiterbauelement muss in diesen Fällen applikationsbedingt derart ausgelegt sein, dass es die von den

Streuinduktivitäten abgegebene Energie für die Dauer des Durchbruchs aufnehmen kann, so dass dessen Funktionalität für später wiederkehrende, gleichartige Durchbrüche nicht beeinträchtigt wird.

[0007] In einer zweiten Applikation muss die Sperrfähigkeit des Halbleiterbauelementes auch für die Beherrschung sehr selten auftretender Betriebszustände ausgelegt sein, bei denen eine deutlich höhere Sperrspannung als in der ersten Applikation gefordert ist. Beispielsweise kann es bei Leistungshalbleiterbauelementen, bei als Sperrwandler ausgebildeten Schaltnetzteilen und bei Power-Factor-Controllern (PFC) verwendet werden, dazu kommen, dass über die Versorgungsspannungsquelle derart hohe Spannungsspitzen eingekoppelt werden, dass diese sich nicht mehr über einen Eingangsfilter herausfiltern lassen. Diese versorgungsspannungsseitigen Spannungsspitzen führen gleichermaßen zu deutlich überhöhten Spannungsspitzen im Lastkreis des Leistungshalbleiterbauelementes. So können beispielsweise auch bei der Ansteuerung einer Gasentladungslampe mittels einer konventionellen Halbbrückenschaltung oder einem High-Side oder Low-Side-Leistungstransistor beim Anschalten der Lampe oder bei wiederholten Zündimpulsen höhere Spannungsspitzen als im Normalbetrieb auftreten. Diese eben genannte Dissipation von Energien kann im Extremfall zur thermischen Zerstörung des Halbleiterbauelementes führen. Um die Funktionalität der gesamten Schaltungsanordnung auch im Falle einer außergewöhnlichen hohen Überspannung zu gewährleisten, ist es erforderlich, ein Halbleiterbauelement bereitzustellen, welches für eine deutlich höhere Sperrspannung ausgelegt ist.

[0008] Die für die zweite Applikation erforderlichen Sperrspannungen sind deutlich höher als die für die erste Applikation. Beispielsweise weist ein Halbleiterbauelement, welches für eine Sperrspannung von 600 V ausgelegt ist, eine Durchbruchspannung für die erste Applikation im Bereich von 300–400 V Sperrspannung auf. Herkömmliche Halbleiterbauelemente müssen daher hinsichtlich ihrer Sperrfähigkeit auf die zweite Applikation hin dimensioniert werden. Dies hat allerdings den Nachteil, dass sich der Einschaltwiderstand  $R_{DSon}$  deutlich erhöht und das Halbleiterbauelement damit ein wesentlich schlechteres "Cost-Performance"-Verhältnis aufweist.

[0009] Wird das Halbleiterbauelement lediglich für die erste Applikation, also für eine deutlich verringerte Sperrspannung ausgelegt, weist es zwar einen deutlich reduzierten Einschaltwiderstand  $R_{DSon}$  auf, jedoch würde dieses Halbleiterbauelement und somit die gesamte Schaltungsanordnung im Falle eines Spannungsdurchbruchs entsprechend der zweiten Applikation irreparabel beschädigt bzw. sogar zerstört werden.

[0010] Es besteht somit der Bedarf, ein Halbleiterbauelement bereitzustellen, welches hinsichtlich seiner Sperrfähigkeit auf die erste Applikation ausgelegt ist, aber nichts desto trotz auch im Falle eines Spannungsdurchbruchs entsprechend der zweiten Applikation funktionsfähig bleibt.

[0011] Ein Halbleiterbauelement mit einer derartigen Funktionalität ist jedoch bislang nicht bekannt.

[0012] Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, ein Halbleiterbauelement mit der vorstehend genannten Funktionalität auszustatten.

[0013] Erfindungsgemäß wird diese Aufgabe durch ein Kompensationsbauelement mit den Merkmalen der Patentansprüche 1, 2 und 3 gelöst. Demgemäß ist ein gattungsgemäßes Kompensationsbauelement nach dem Prinzip der Ladungsträgerkompensation vorgesehen, welches derart ausgebildet ist, dass dessen Durchbruchspannung bei konstanter Temperatur als Funktion der Zeit zunimmt.

[0014] Die erfindungsgemäße Aufgabe wird auch durch

eine Schaltungsanordnung mit den Merkmalen des Patentanspruchs 20 sowie zwei Verfahren mit den Merkmalen der Patentansprüche 23 und 24 gelöst.

[0015] Erfindungsgemäß wird also ein Halbleiterbauelement mit zeitlich ansteigender Durchbruchspannung bereitgestellt. Dieses Halbleiterbauelement ist für die "normale", im Dauerbetrieb benötigte niedrigere Durchbruchspannung ausgelegt und weist dennoch eine zusätzliche Spannungsreserve auf, auf die im Bedarfsfall zurückgegriffen wird und mittels der das Halbleiterbauelement im Ausnahmefall eine höhere Durchbruchspannung aufweist. Eine derartige grundsätzlich neuartige Funktionalität eröffnet einen zusätzlichen Freiheitsgrad im Design von Halbleiterbauelementen. Darüber hinaus eröffnen sich für solche Halbleiterbauelemente eine Vielzahl neuer Applikationen.

[0016] Für die technische Realisierung und die Funktion eines solchen Halbleiterbauelementes mit zeitlich ansteigender Durchbruchspannung ist eine Kompensationsschicht zwingend erforderlich, dass heißt, es muss eine Halbleiterschicht mit abwechselnden Gebieten unterschiedlichen Leitungstypen vorgesehen sein. Eine bestimmte Ausgestaltung dieser Kompensationsstruktur ist allerdings nicht erforderlich, d. h. die zum Zwecke einer Ladungstrennung bereitgestellten Gebiete unterschiedlichen Leitungstyps müssen nicht notwendigerweise auf die Zellen eines Zellenfeldes justiert sein oder an diesen angeschlossen sein, sondern können mehr oder weniger beliebig unterhalb des Zellenfeldes angeordnet sein. Darüber hinaus ist die genaue Ausformung der Kompensationsstrukturen desgleichen nicht vorgegeben, d. h. sie können aus zusammenhängenden Säulen, Streifen, oder auch aus nicht zusammenhängenden kugelförmigen Gebilden bestehen. Auch müssen diese Gebiete nicht notwendigerweise dieselben Dotierungskonzentrationen aufweisen.

[0017] Das Prinzip des erfindungsgemäßen Halbleiterbauelementes mit zeitlich ansteigender Durchbruchspannung beruht auf dem physikalischen Effekt, dass ein Teil der zur Ladungsträgerkompensation beitragenden Raumladung bei Anlegen einer Sperrspannung an das Halbleiterbauelement zeitverzögert wirksam wird. Dieser physikalische Mechanismus ist als unvollständige Ionisation bekannt. Zu diesem Zwecke werden Dotierelemente bereitgestellt, die unter "normalen" Bedingungen, d. h. bei Betriebstemperatur des Halbleiterbauelementes oder bei Raumtemperatur, nur zum Teil ionisiert sind, so dass nur der ionisierte Teil dieses Dotierstoffes zum Stromfluss beitragen kann. Derartige Elemente werden nachfolgend auch als Elemente mit unvollständiger Ionisation oder unvollständig ionisierte Elemente bezeichnet. Bei Anlegen eines elektrischen Feldes und/oder mit steigender Temperatur steigt bei derartigen unvollständig ionisierten Elementen deren Ionisationsgrad.

[0018] Würde man in einem herkömmlichen Halbleiterbauelement ohne Kompensationsstruktur einen Teil der Dotierung durch gleich dotierende Elemente mit unvollständiger Ionisation ersetzen, würde die Durchbruchspannung als Funktion der Zeit sogar absinken und zwar in den wärmeren Bereichen des Halbleiterbauelementes schneller als in den kälteren Bereichen. Ein solches Halbleiterbauelement würde somit eine mit der Zeit abnehmende Durchbruchspannungs-Charakteristik aufweisen, was für die eingangs genannten Applikationen gerade nicht erwünscht ist.

[0019] Erfindungsgemäß weist die Kompensationsschicht Dotierstoffe mit unvollständiger Ionisation auf, wobei hier darauf zu achten ist, dass die Dotierstoffe mit unvollständiger Ionisation in der Kompensationsschicht zumindest in den Gebieten desselben Leitungstyps enthalten sind. Als n-dotierende und p-dotierende Dotierstoffe mit unvollständiger Ionisation können beispielsweise Selen bzw. Palladium

verwendet werden, die bei Raumtemperatur einen Ionisierungsgrad von etwa 20% aufweisen. Bei Verwendung von Selen ist also darauf zu achten, dass dieser Dotierstoff zumindest in den n-dotierten Bereichen der Kompensationsschicht angeordnet ist. Gleichermaßen sollte bei Verwendung von Palladium dieses Element zumindest in den p-dotierten Bereichen der Kompensationsschicht angeordnet sein. Es sollte möglichst vermieden werden, sowohl Selen als auch Palladium, d. h. jeweils unterschiedlich dotierende Elemente mit unvollständiger Ionisation, in die Kompensationsschicht einzubringen.

[0020] Liegt an der Kompensationsschicht keine Sperrspannung an, dann ist lediglich ein Teil der Elemente mit unvollständiger Ionisation – bei Selen oder Palladium etwa 20% – ionisiert und damit elektrisch aktiv. Das Halbleiterbauelement ist in diesem Zustand für eine geringe Durchbruchspannung – beispielsweise 300 V – ausgelegt. Wird an dieses Halbleiterbauelement eine Sperrspannung angelegt und reicht die dadurch bedingte Raumladungszone an die Kompensationsschicht, dann steigt der Ionisationsgrad der Dotierstoffe mit zunehmender Zeit an und die so frei werdenden Ladungsträger wie auch die bereits vorhandenen Ladungsträger der Hintergrunddotierung werden durch die Raumladungszone sofort abtransportiert. Die Dotierstoffe mit unvollständiger Ionisation werden, so lange weiter ionisiert und vom elektrischen Feld abgesaugt, bis der maximale Ionisationsgrad erreicht ist. In diesem Zustand erreicht das Halbleiterbauelement aufgrund der vollständig ionisierten Dotierstoffe mit unvollständiger Ionisation und der Dotierstoffe der Hintergrunddotierung die maximale Durchbruchspannung – beispielsweise 600 V.

[0021] Das erfindungsgemäße Halbleiterbauelement kann vorteilhafterweise stark n-lastig ausgebildet sein. Eine stark n-lastige Auslegung einer Halbleiterschicht ergibt sich, wenn der Kompensationsgrad  $K \geq 20\%$ , insbesondere  $K \geq 30\%$ , ist. Die Durchbruchspannung kann hier sehr weit unter der spezifizierten Grenze der maximalen Durchbruchspannung von beispielsweise 600 V abgesenkt werden, beispielsweise auf 300 V. Die p-leitende Kompensationsstruktur kann hier sehr schwach ausgebildet sein bzw. im Grenzfall sogar aus schwachen n-dotierten Gebieten bestehen. Im eingeschalteten Zustand ist das Dotierelement, welches für die zeitliche Verzögerung der Durchbruchspannung verantwortlich ist, unvollständig ionisiert. In diesem Fall erzeugen die nicht ionisierten Anteile auch kein elektrisches Quelfeld und die Ausbildung eines parasitären Junction-FET-Transistors (J-FET) unterbleibt. Mit steigendem Ionisationsgrad wird der Verlauf des elektrischen Feldes flacher und die Durchbruchspannung steigt dadurch bedingt an. Allerdings verringert sich dadurch auch die Durchbruchsfestigkeit, da die Differenz der lokalen Raumladungsdichte hin zu einer perfekten Kompensation der Ladungsträger reduziert wird.

[0022] In einer weiteren, sehr vorteilhaften Auslegung kann die Kompensationsstruktur auch sehr stark p-lastig ausgelegt werden. Eine stark p-lastige Auslegung einer Halbleiterschicht ergibt sich hier wieder, wenn der Kompensationsgrad  $K \geq 20\%$ , insbesondere  $K \geq 30\%$ , ist. Der zeitverzögerte Effekt wird hier durch entgegengesetzt dotierte Elemente mit unvollständiger Ionisation – beispielsweise mit Palladium – erreicht. In diesem Falle wird der Spannungsdurchbruch tief in die Raumladungszone verlegt. Der Randbereich des Halbleiterbauelementes wird dadurch ebenfalls sicher entlastet.

[0023] In einer vorteilhaften Ausgestaltung der Erfindung ist es auch möglich, die Dotierstoffe mit unvollständiger Ionisation nicht ausschließlich in den gleich dotierten Gebieten der Kompensationsschicht anzuordnen. Da die Elemente mit unvollständiger Ionisation, wie z. B. Selen und Palla-

dium, einen relativen hohen Diffusionskoeffizienten aufweisen, ist es besonders vorteilhaft, diese Elemente großräumig zu strukturieren bzw. über die gesamte Kompensations-schicht zu verteilen. Bei einem großflächigen Einbringen der Elemente mit unvollständiger Ionisation wirken diese in den Gebieten des entgegengesetzten Leitungstyps allerdings kompensierend hinsichtlich der dort lokal vorhandenen Dotierung. Es ist hier darauf zu achten, dass die Dotierungskonzentration in diesen Gebieten vorgehalten wird, d. h. um die Dotierung des Elementes mit unvollständiger Ionisation vergrößert wird. In den Gebieten des gleichen Leitungstyps wirken die Elemente mit unvollständiger Ionisation im Sinne der Erfindung.

[0024] Besonders vorteilhaft sind als Elemente mit unvollständiger Ionisation solche Materialien, die bei Betriebstemperatur des Halbleiterbauelementes tatsächlich nur teilweise ionisiert sind. Der Abstand des Dotierstoffniveaus dieser Materialien von der jeweiligen Bandkante legt dabei den Ionisationsgrad, sowie thermische Generationsrate und damit das zeitliche Verhalten der Durchbruchspannung fest. Als n-dotierendes Element mit unvollständiger Ionisation eignet sich vor allem Selen, als p-dotierendes Element vor allem Palladium. Jedoch sei die Erfindung nicht auf diese Elemente beschränkt. Vielmehr könnten an Stelle dieser Elemente auch andere Elemente mit unvollständiger Ionisation verwendet werden. Zum Beispiel könnte als n-dotierendes Element auch Wismut, Titan, Tantal, etc. verwendet werden. Alternativ könnte als p-dotierendes Element auch Indium oder Thallium verwendet werden.

[0025] In einer vorteilhaften Ausgestaltung ist das unvollständig ionisierte Element in einer Dotierungskonzentration im Bereich von 20 bis 100%, insbesondere größer 50%, der Dotierungskonzentration gleichen Leitungstyps in der jeweiligen Zone vorgesehen.

[0026] In einer typischen Ausgestaltung ist eine Drainzone vorgesehen, an die die Kompensationsschicht großflächig angrenzt. Ferner weist die Kompensationsschicht vorteilhafterweise eine Driftzone auf, die zwischen den Ausräumzonen bzw. Komplementärausräumzonen und der Drainzone angeordnet ist und an diese Zonen angrenzt. Diese Driftzone weist – insbesondere bei einem MOSFET – und eine geringere Dotierungskonzentration als die Ausräumzonen bzw. Komplementärausräumzonen und die Drainzone auf.

[0027] Für den Fall, dass die Drainzone denselben Dotierungstyp aufweist wie die Sourcezone bzw. auch die Komplementärausräumzonen, handelt es sich vorteilhafterweise um ein als MOSFET – insbesondere als Leistungs-MOSFET – ausgebildetes Halbleiterbauelement. Für den Fall, dass die Drainzone einen entgegengesetzten Leistungstyp aufweist, ergibt sich vorteilhafterweise ein als IGBT ausgebildetes Halbleiterbauelement.

[0028] In einer typischen und technologisch besonders vorteilhaften Ausgestaltung weist die Kompensationsschicht entweder eine einzige Ausräumzone und eine Vielzahl von Komplementärausräumzonen oder eine einzige Komplementärausräumzone und eine Vielzahl von Ausräumzonen auf.

[0029] In einer weiteren Ausgestaltung der Erfindung ist die Kompensationsschicht derart ausgestaltet, dass die darin enthaltenen unvollständig ionisierte Dotierstoffe bei Raumtemperatur nur zum Teil ionisiert sind, wobei deren Ionisationsgrad mit steigender Temperatur zunimmt.

[0030] Das Halbleiterbauelement weist typischerweise ein Zellenfeld mit einer Vielzahl von Zellen auf, wobei in jeder Zelle mindestens ein Einzeltransistor angeordnet ist. Diese Einzeltransistoren, die über ihre Laststrecken parallel geschaltet und über eine gemeinsame Ansteuerung steuerbar

sind, definieren einen aktiven Bereich. Im aktiven Bereich des Zellenfeldes ist ein erster Bereich vorhanden, in dem die Dotierungskonzentration der unvollständig ionisierten Elemente höher ist als in den übrigen Bereichen des aktiven Bereiches. Auf diese Weise kann definiert festgelegt werden, in welchem Bereich das Halbleiterbauelement zuerst durchbricht.

[0031] Das Halbleiterbauelement weist einen aktiven, zum Stromfluss beitragenden Bereich und einen Randbereich auf, über den bei Anlegen einer Spannung an das Halbleiterbauelement die Feldlinien definiert aus dem Halbleiterkörper geführt werden. Dabei nimmt die Dotierungskonzentration der unvollständig ionisierten Dotierstoffe vom aktiven Bereich des Zellenfeldes zu dessen Randbereich hin ab.

[0032] Der Halbleiterkörper besteht vorteilhafterweise aus kristallinem Silizium oder Siliziumkarbid. Jedoch ist die Erfindung selbstverständlich auch bei anderen Halbleitermaterialien, wie z. B. Galliumarsenid, Germanium, etc., anwendbar.

[0033] Die Erfindung eignet sich insbesondere bei Leistungshalbleiterbauelementen wie z. B. MOSFETs – insbesondere Leistungs-MOSFETs. Jedoch sei die Erfindung nicht auf MOSFETs beschränkt, sondern kann im Rahmen der Erfindung auf beliebige Halbleiterbauelemente mit Kompensationsstruktur, beispielsweise J-FETs, IGBTs, Dioden, Thyristoren und dergleichen, erweitert werden.

[0034] Das erfindungsgemäße Halbleiterbauelement eignet sich vor allem bei Schaltungsanordnungen mit einem modifizierten RCD-Snubber. Der RCD-Snubber weist neben den bekannten Elementen wie Widerstand, Diode und Kondensator zusätzlich eine Zenerdiode mit hoher Sperrspannung auf. Dieser mit der zusätzliche Zenerdiode modifizierte RCD-Snubber fungiert vorteilhafterweise als Entlastungsnetzwerk, welches erst ab einer bestimmten Spannungsdifferenz  $\Delta V$  wirksam wird. Das Entlastungsnetzwerk ist bei allen Schaltungsanordnungen anwendbar, bei denen nach dem Abschalten eine lokal Spannungserhöhung ausgeglichen werden muss, also vorteilhafterweise bei einem Schaltnetzteil, einer getakteten Stromversorgung, einem Spannungsregler oder dergleichen.

[0035] Weitere vorteilhafte Ausgestaltungen und Weiterbildungen der Erfindung sind den Unteransprüchen sowie der Beschreibung unter Bezugnahme auf die Zeichnung entnehmbar.

[0036] Die Erfindung wird nachfolgend anhand der in den Figuren der Zeichnung angegebenen Ausführungsbeispiele näher erläutert. Es zeigt dabei:

[0037] Fig. 1 in einem Teilschnitt ein erstes Ausführungsbeispiel eines vertikal ausgebildeten, erfindungsgemäßen Kompensationsbauelementes;

[0038] Fig. 2 in einem Teilschnitt ein zweites Ausführungsbeispiel eines vertikal ausgebildeten, erfindungsgemäßen Kompensationsbauelementes;

[0039] Fig. 3 in einem Teilschnitt ein drittes Ausführungsbeispiel eines vertikal ausgebildeten, erfindungsgemäßen Kompensationsbauelementes;

[0040] Fig. 4 in einem Teilschnitt ein viertes Ausführungsbeispiel eines vertikal ausgebildeten, erfindungsgemäßen Kompensationsbauelementes;

[0041] Fig. 5 in perspektivischer Ansicht einen Ausschnitt eines lateral ausgebildeten, erfindungsgemäßen Kompensationsbauelementes;

[0042] Fig. 6 den Verlauf der Durchbruchspannung in Abhängigkeit von dem Kompensationsgrad für ein Halbleiterbauelement nach dem Stand der Technik (A) und ein erfindungsgemäßes Halbleiterbauelement gemäß Fig. 1 (B);

[0043] Fig. 7 den Verlauf des Einschaltwiderstand  $R_{DS(on)}$  in Abhängigkeit vom Kompensationsgrad K,

[0044] Fig. 8 den Verlauf des elektrischen Feldes in Abhängigkeit von der Tiefe bei einem n-lastig (a) und p-lastig (b) ausgelegten Halbleiterbauelement gemäß Fig. 1;

[0045] Fig. 9 in einem skizzierten Teilschnitt eine n-lastige Auslegung der Kompensationsschicht;

[0046] Fig. 10 in einem skizzierten Teilschnitt eine p-lastige Auslegung der Kompensationsschicht;

[0047] Fig. 11 das Bändermodell im feldfreien Fall (a) und bei angelegtem elektrischen Feld (b);

[0048] Fig. 12 anhand von Teilschnitten ein erstes Verfahren für die Herstellung der erfindungsgemäßen Kompensationsschicht;

[0049] Fig. 13 anhand von Teilschnitten ein zweites Verfahren für die Herstellung der erfindungsgemäßen Kompensationsschicht;

[0050] Fig. 14 anhand von Teilschnitten ein drittes Verfahren für die Herstellung der erfindungsgemäßen Kompensationsschicht;

[0051] Fig. 15 das Schaltbild für eine vorteilhafte Anwendung des erfindungsgemäßen Kompensationsbauelementes mit einem Entlastungsnetzwerk.

[0052] In allen Figuren der Zeichnung sind gleiche bzw. funktionsgleiche Elemente und Signale – sofern nicht anderes angegeben ist – mit gleichen Bezugszeichen versehen worden.

[0053] Fig. 1 zeigt in einem Teilschnitt einen Ausschnitt eines vertikal ausgebildeten, erfindungsgemäßen Kompensationsbauelementes, das hier als n-Kanal MOSFET ausgebildet ist.

[0054] In Fig. 1 mit 1 ein Halbleiterkörper – beispielsweise eine einkristalline Siliziumscheibe – bezeichnet. Der Halbleiterkörper 1 weist eine erste Oberfläche 2, die sogenannte Scheibenvorderseite, und eine zweite Oberfläche 3, die sogenannte Scheibenrückseite, auf. Der Halbleiterkörper weist eine an die Oberfläche 3 stark n-dotierte Drainzone 7 auf, die über eine großflächig auf die Oberfläche 3 aufgetragene Drain-Metallisierung 20 mit dem Drain-Anschluss D verbunden ist. An der der Oberfläche 3 entgegengesetzten Seite schließt sich die Kompensationsschicht 8 des Kompensationsbauelementes an. Die Kompensationsschicht 8, die bei einem Kompensationsbauelement die Funktion der Driftstrecke inne hat, weist abwechselnd nebeneinander angeordnete Dotierungsgebiete 4, 5 beider Leitfähigkeitstypen, die die Kompensationsstruktur bilden, auf. Die p-dotierten Gebiete 5 werden nachfolgend auch als Ausräumzonen bezeichnet, während die n-dotierten Gebiete 4 als Komplementärausräumzonen bezeichnet werden.

[0055] Im vorliegenden Ausführungsbeispiel ist die Kompensationsschicht 8 als Epitaxie-Schicht ausgebildet, die durch Abscheidung von n-dotiertem Silizium auf die Grenzschicht 6 aufgewachsen wird. Die Ausräumzonen 5 können anschließend durch geeignete Verfahren in den Halbleiterkörper 1 eingebracht werden. Es wäre auch denkbar, dass eine p-dotierte oder undotierte Epitaxie-Schicht abgeschieden wird, in die die n-dotierten Gebiete 4 und/oder p-dotierten Gebiete 5 eingebracht werden.

[0056] An der Oberfläche 2 sind mehrere p-dotierte Bodyzonen 13 in die Kompensationsschicht 8 eingebettet. In jeweils eine Bodyzone 13 sind eine oder mehrere stark n-dotierte Sourcezonen 14 eingebettet. Die Bodyzonen 13 und Sourcezonen 14 können in bekannter Art und Weise durch Ionenimplantation oder Diffusion in den Halbleiterkörper 1 eingebracht und/oder durch Epitaxie auf den Halbleiterkörper 1 aufgebracht werden. Die Bodyzonen 13 sind an der Oberfläche 2 voneinander durch eine Zwischenzone 15 beabstandet, die Bestandteil der Komplementärausräumzonen 4 sind und somit auch deren Dotierung aufweist. Oberhalb der Zwischenzonen 15 ist jeweils eine Gate-Elektrode

16 vorgesehen, die lateral verlaufend bis zu den Sourcezonen 14 reichen. Die Gate-Elektroden 16 sind gegen die Oberfläche 2 über ein dünnes Gate-Oxid 17 isoliert. Ferner ist eine Source-Metallisierung 18 vorgesehen, die die Sourcezonen 14 und Bodyzonen 13 über einen Nebenschluss elektrisch kontaktiert und die gegen die Gate-Elektrode 16 über ein Schutz-Oxyd 19 beabstandet ist. An der Vorderseite des Halbleiterkörpers 11 ist die Source-Metallisierung 18 mit einem Source-Anschluss S und die Gate-Elektrode 16 mit einem Gate-Anschluss G verbunden.

[0057] Im Layout des Halbleiterkörpers 11 bezeichnen die mit Gate-Elektroden 16 sowie mit Bodyzonen 13 und Sourcezonen 14 bedeckten Bereiche das aus einer Vielzahl von Zellen bestehende Zellenfeld ZF des Kompensationsbauelementes. Jeweils eine Zelle beinhaltet einen Einzeltransistor. Die Parallelschaltung der Laststrecken der Vielzahl von Einzeltransistoren ergibt den MOSFET des Kompensationsbauelementes. Ein Kompensationsbauelement weist typischerweise auch einen Randbereich RB auf, der außerhalb des Zellenfeldes ZF angeordnet ist und der im Betrieb des Kompensationsbauelementes einen definierten Verlauf der Feldlinien im Randbereich gewährleisten soll. Im Randbereich RB sind Feldplatten 21 vorgesehen, die ebenfalls über ein Schutz-Oxid 22 gegen den Halbleiterkörper 1 und die Source-Metallisierung 18 isoliert sind.

[0058] Die Zellen des Zellenfeldes ZF sowie die Kompensationsstrukturen bilden ein Raster. Im vorliegenden Ausführungsbeispiel sind die Gebiete 4, 5 an die Bodyzonen 13 angeschlossen, wobei das Raster des Zellenfeldes auf das Raster der Kompensationsschicht justiert ist. Denkbar wäre jedoch auch, dass die beiden Raster nicht zueinander justiert sind bzw. die Gebiete 4, 5 nicht an die Strukturen des Zellenfeldes ZF angeschlossen sind.

[0059] Die Ausräumzonen 5 und Komplementärausräumzonen 4 sind in Fig. 1 auf das Raster des Zellenfeldes ZF justiert, jedoch wäre selbstverständlich auch eine nicht zellenfeldjustierte Anordnung dieser Zonen 4, 5 denkbar.

[0060] Die Gebiete 4, 5 sind im Beispiel in Fig. 1 lateral streifenförmig und vertikal säulenförmig ausgebildet, jedoch wäre auch ein anderes Design denkbar.

[0061] Die Gate-Elektroden 16 bestehen typischerweise aus Polysilizium, jedoch können sie auch aus einem anderen Material, beispielsweise aus Metall oder Silicid, bestehen, wenngleich diese Materialien herstellungstechnisch und aufgrund deren physikalischen und elektrischen Eigenschaften nicht so vorteilhaft sind wie hochdotiertes Polysilizium. Gleichsam kann für das Gate-Oxyd 16 und Schutz-Oxyd 19, 22 statt Siliziumdioxid ( $\text{SiO}_2$ ) auch jedes andere isolierende Material, beispielsweise Siliziumnitrid ( $\text{Si}_3\text{N}_4$ ) oder auch ein Vakuum Verwendung finden, jedoch ist thermisch hergestelltes Siliziumdioxid insbesondere bei Verwendung als Gate-Oxyd qualitativ am hochwertigsten und deshalb vorzuziehen. Als Source-Metallisierung 18 und Drain-Metallisierung 20 wird typischerweise Aluminium oder eine Aluminiumlegierung – wie zum Beispiel AlSi, AlSiCu, oder dergleichen – verwendet, jedoch könnte hier auch jedes andere hochleitfähige Material, das einen guten Kontakt zu dem Halbleiterkörper gewährleistet, verwendet werden. Als Alu

[0062] Erfindungsgemäß ist nun in den p-dotierten Gebieten ein p-dotierender Dotierstoff 30 mit unvollständiger Ionisation eingebracht. Im Beispiel in Fig. 1 wurden die dieses Element enthaltenden Bereiche durch Kreuze 30 dargestellt. Nachfolgend wird davon ausgegangen, dass als p-dotierendes Element 30 mit unvollständiger Ionisation Palladium verwendet wird.

[0063] Das Kompensationsbauelement entsprechend Fig. 2 zeichnet sich gegenüber dem in Fig. 1 dadurch aus, dass das p-dotierende 30 über die gesamte Kompensationsschicht

verteilt eingebracht ist, also sowohl in den p-dotierten Bereichen 5 als auch in den n-dotierten Bereichen 4. Das Kompensationsbauelement entsprechend Fig. 3 zeichnet sich gegenüber dem in Fig. 1 dadurch aus, dass anstelle von Palladium 30 in den p-dotierten Gebieten Selen 31 (Kreise) in den n-dotierten Gebieten eingebracht wurde. Ferner wäre auch hier denkbar, Selen über die gesamte Kompensationsschicht 8 zu verteilen.

[0064] Fig. 4 zeigt in einem Teilschnitt ein viertes Ausführungsbeispiel eines vertikal ausgebildeten, erfindungsgemäßen Kompensationsbauelementes. Das Halbleiterbauelement in Fig. 4 unterscheidet sich von dem in Fig. 1 dargestellten Halbleiterbauelement insbesondere in dem Aufbau der Kompensationsschicht 8. Hier sind die Ausräumzonen 5 und Komplementärausräumzonen 4 der Kompensationsschicht 8 nicht an die rückseitige Drainzone 7 angeschlossen, dass heißt zwischen den Zonen 4, 5 ist noch eine schwach n-dotierte Driftzone 10 angeordnet. Die Zonen 4, 5 sind somit in der Kompensationsschicht 8 mehr oder weniger floatend ausgebildet. Das in Fig. 4 dargestellte Halbleiterbauelement bildet in Hinblick auf die Ausgestaltung der Kompensationsschicht 8 insbesondere aus technologischen Gründen die vorteilhafteste Ausführung, die somit bei einer technischen Realisierung eines Kompensationshalbleiterbauelementes gegenüber den in den Fig. 1-3 dargestellten Ausführungsbeispielen, bei denen die Kompensationsschicht 8 an die Drainzone 7 direkt angeschlossen ist, vorzuziehen ist.

[0065] Fig. 5 zeigt in perspektivischer Ansicht einen Ausschnitt eines lateral ausgebildeten, erfindungsgemäßen Kompensationsbauelementes. Fig. 5 unterscheidet sich von dem Ausführungsbeispiel in Fig. 2 dadurch, dass die Strukturen der Kompensationsschicht lateral angeordnet sind, das heißt die Drain- und die Sourceelektrode D, S befinden sich an derselben Oberfläche 2 des Halbleiterkörpers 1, wodurch es zu einem oberflächennahen, im wesentlichen lateralen Stromfluss kommt. Die unvollständig ionisierten Dotierstoffe 30 sind hier über die gesamte Kompensationsschicht verteilt (Kreuze), dass heißt sowohl in den n-dotierten Gebieten 4 als auch in den p-dotierten Gebieten 5. Auf die Darstellung der an der Oberfläche 2 angeordneten Elektroden und Passivierungsschichten wurden aus Gründen der besseren Übersicht verzichtet.

[0066] Der erfindungsgemäße, zeitverzögerte Aktivierungsmechanismus der in der Kompensationsschicht 8 angeordneten, unvollständig ionisierten Elemente funktioniert wie folgt:

Im feldfreien Fall und bei einer gegebenen Temperatur – beispielsweise bei Raumtemperatur – sind praktisch alle "normal" dotierenden Dotierstoffe (Phosphor), jedoch nur ein Teil der Elemente mit unvollständiger Ionisation (Se) ionisiert (siehe Fig. 11(a)). Der Ionisationsgrad der unvollständig ionisierten Elemente, der den Anteil der ionisierten und damit elektrisch aktiven Ladungsträger gegenüber der Gesamtheit der in den Halbleiterkörper eingebrachten Ladungsträger definiert, ist hier kleiner als 100%. Bei Anlegen einer Spannung an das Halbleiterbauelement baut sich eine Raumladungszone auf, die sich von der Source-Zone mit zunehmender Spannung in das Innere des Halbleiterkörpers hinein erstreckt. Sobald die Raumladungszone die Bereiche der Kompensationsschicht erreicht, werden die freien Ladungsträger der nicht vollständig ionisierten Dotieratome wie auch sämtliche Ladungsträger der Hintergrunddotierung abgesaugt. Innerhalb der Raumladungszone findet daher keine Rekombination der freien Ladungsträgern mit ihren ionisierten Atomrümpfen mehr statt.

[0067] Die in diesem Zustand (noch) nicht ionisierten Atome der unvollständig ionisierten Elemente tragen zu-

nächst nicht zur gesamten Raumladung bei. Aufgrund der temperaturabhängigen Generation von Ladungsträgern werden jedoch weitere freie Ladungsträger aus den unvollständig ionisierten Elementen generiert (siehe Fig. 11(b)), die dann sofort von der Raumladungszone abgesaugt werden. Die verbleibenden Atomrümpfe werden somit zur gesamten Raumladung beitragen. Dieser Vorgang setzt sich solange fort, bis sämtliche Atome der unvollständig ionisierten Elemente ionisiert sind. Der Ionisationsgrad beträgt dann 100%. Durch die so steigende gesamte Raumladung steigt auch die Raumladungsdichte als Funktion der Zeit an. Damit ändert sich die Feldverteilung und somit auch die Durchbruchspannung als Funktion der Zeit. Damit wird bei einer geeigneten Dimensionierung die Durchbruchspannung durch die mit der Zeit nachgelieferten Ladungen immer größer.

[0068] Ein besonders vorteilhafter Nebeneffekt ergibt sich dadurch, dass der Ionisationsgrad der Dotierelemente mit unvollständiger Ionisation auch mit steigender Temperatur ansteigt. Wird beispielsweise ein bestimmter Bereich des Halbleiterbauelementes durch einen Durchbruch stark belastet, so steigt dort lokal der Durchbruchstrom und somit die Temperatur. Aufgrund der zusätzlichen thermischen Belastung steigt jedoch der Ionisationsgrad der Elemente mit unvollständiger Ionisation im "heißen" Bereich schneller als in den "kälteren", durch den Durchbruch weniger belasteten Bereichen des Halbleiterbauelementes an. Im heißeren Bereich des Halbleiterbauelementes ergibt sich damit im Vergleich zu den kälteren Bereichen des Halbleiterbauelementes eine höhere Durchbruchspannung. Es ergibt sich somit im Hinblick auf die Durchbruchspannung ein Regelkreis mit negativer Rückkoppelung, d. h. das Halbleiterbauelement weist eine Selbststabilisierung des Durchbruchverhaltens auf.

[0069] Die Darstellung des Kompensationsgrades in Abhängigkeit von der Durchbruchspannung, die nachfolgend auch als Kompensationsparabel bezeichnet wird, ist beispielsweise in der eingangs genannten DE 198 40 032 C1 ausführlich beschrieben. Der Kompensationsgrad K wird bei einem n-Kanal-MOSFET wie folgt definiert:

$$K = \frac{N_p - N_n}{N_n}$$

wobei mit  $N_p$  und  $N_n$  die Gesamtanzahl der (elektrisch aktiven, ionisierten) Ladungsträger im p-dotierten bzw. n-dotierten Gebiet bezeichnet ist. Der Kompensationsgrad bezieht sich dabei im Sinne einer lokalen Definition auf (typischerweise infinitesimal) dünne Schichten parallel zur Oberfläche 3.

[0070] Fig. 6 zeigt den Verlauf der Durchbruchspannung VDS in Abhängigkeit von dem Kompensationsgrad K für ein Kompensationsbauelement nach dem Stand der Technik (A) und ein erfindungsgemäßen n-Kanal MOSFET gemäß Fig. 1 (B). Dabei ist auf der Ordinate die Durchbruchspannung VDS in Volt angegeben, während die Abszisse den Kompensationsgrad K in Prozent darstellt. Niedrige K-Werte bezeichnen eine p-lastige und hohe K-Werte eine eher n-lastige Ausgestaltung der Kompensationsschicht.

[0071] Es zeigt sich, dass bei einem Halbleiterbauelement gemäß dem Stand der Technik bei gleicher Gesamtkonzentration der Dotierstoffe in der Kompensationsschicht die Kompensationsparabel eher flacher ausgebildet, d. h. die Differenz der Durchbruchspannung an deren Rändern und dem Maximum ist hier sehr gering. Demgegenüber ist die Kompensationsparabel bei einem erfindungsgemäßen Kompensationsbauelement bei gleichen Dotierungskonzentrationen, jedoch mit einem unvollständig ionisierten Dotierstoff-



fen steiler ausgebildet.

[0072] Bei Halbleiterbauelementen nach dem Stand der Technik wird diese Parabel zur statischen Einstellung des Arbeitspunktes verwendet, beispielsweise über die Dotierungskonzentrationen der jeweiligen Gebiete. Bei Kompensationsbauelementen nach dem Stand der Technik werden die Dotierungskonzentrationen der Gebiete in der Kompensationsschicht derart gewählt, dass sich ein Arbeitspunkt auf der Kompensationsparabel möglichst nahe am Maximum ergibt.

[0073] Da der Arbeitspunkt des erfindungsgemäßen Kompensationsbauelementes, im Gegensatz zu Kompensationsbauelementen nach dem Stand der Technik, nicht fest auf der Kompensationsparabel vorgegeben ist, sondern bei anliegender Raumladungszone mit der Zeit zunimmt, ändert sich auch der Arbeitspunkt auf der Kompensationsparabel hin zu höheren Durchbruchspannungen VDS. Auf diese Weise lässt sich mithin ein Kompensationsbauelement bereitstellen, welches ein sich dynamisch verändernden Arbeitspunkt der Durchbruchspannung aufweist.

[0074] Das erfindungsgemäße Halbleiterbauelement kann beispielsweise stark n-lastig ausgebildet sein, wobei der Arbeitspunkt im Normalbetrieb – unter Einbeziehung der Fertigungsstreuungen – auf der Kompensationsparabel oberhalb einer ersten spezifizierten Durchbruchspannung VDS1 liegt. Darüber hinaus ist das erfindungsgemäße Kompensationsbauelement so ausgelegt, dass bei vollständiger Ionisation das Maximum VDSmax der Kompensationsparabel – unter Einbeziehung der Fertigungstoleranz – definiert größer als eine zweite, höhere spezifizierten Durchbruchspannung VDS2 ist. In diesem Falle ist das erfindungsgemäße Kompensationsbauelement auch für den eingangs genannten, eher selten vorkommenden Fall ausgelegt, bei dem zeitverzögert eine deutlich höhere Durchbruchspannung aufgefangen werden muss.

[0075] Fig. 7 zeigt den Verlauf des Einschaltwiderstandes RDSon bei einem n-Kanal MOSFET in Abhängigkeit vom Kompensationsgrad K, wobei der linke Bereich der Kurve eine eher p-lastige und der rechte Bereich eine eher n-lastige Auslegung der Kompensationsschicht darstellt. Fig. 7 zeigt, dass bei einem n-Kanal-MOSFET die niedrigsten Einschaltwiderstände RDSmin durch eine möglichst n-lastige Auslegung der Kompensationsschicht erzielbar sind, wohingegen eine p-lastige Auslegung der Kompensationsschicht eher ungünstig ist, da das Halbleiterbauelement dadurch einen zunehmend größeren Einschaltwiderstand RDSon aufweist. Ein p-Kanal MOSFET wäre in diesem Sinne möglichst p-lastig auszubilden.

[0076] Die Grenzen einer n-Lastigkeit der Kompensationsschicht sind erreicht, wenn in den p-dotierten Gebieten 5 ausschließlich Elemente mit unvollständiger Ionisation und keinerlei Dotierelemente, die bei Betriebstemperatur vollständig ionisiert sind, enthalten sind. Umgekehrt würden bei einer maximalen p-Lastigkeit die n-dotierten Gebiete ausschließlich durch n-dotierende Elemente mit unvollständiger Ionisation gebildet werden.

[0077] Fig. 8 zeigt den Verlauf des elektrischen Feldes E als Funktion der Tiefe x für ein Halbleiterbauelement gemäß Fig. 2. Dabei bezeichnet die Kurve P[t1] den Verlauf des elektrischen Feldes E zum Zeitpunkt t1, bei dem die Raumladungszone voll ausgedehnt, die unvollständig ionisierten Elemente jedoch noch unvollständig ionisiert sind, während die Kurve Q[t2] den Verlauf des elektrischen Feldes E zu einem späteren Zeitpunkt (t2 > t1) bei vollständig ausgedehnter Raumladungszone und auch bei vollständig Ionisation der Elemente mit unvollständiger Ionisation darstellt. Es zeigt sich, dass der Verlauf des elektrischen Feldes E nicht statisch ist, sondern sich zeitabhängig verändert.

[0078] In Fig. 8 bezeichnet die Teilfigur (a) eine n-lastige Auslegung und Teilfigur (b) eine p-lastige Auslegung. Bei einer n-lastigen Auslegung ist das Feldmaximum Emax1 zunächst auf der Seite der Scheibenvorderseite, während bei einer p-lastigen Auslegung das Maximum des elektrischen Feldes Emax1 sich zunächst in der Tiefe des Halbleiterkörpers befindet. Im ersteren Falle bewegt sich das Feldmaximum Emax2 bei angelegtem elektrischen Feld in die Tiefe x des Halbleiterkörpers hinein, während es sich im zweiten Falle aus dem Halbleiterkörper herausbewegt. Die p-lastige Auslegung ist gegenüber der n-lastigen Auslegung vorteilhafter, da das Halbleiterbauelement dadurch avalan- gefester wird. Das Bauelement wird dadurch robuster.

[0079] Die Fig. 9 und 10 zeigen in einem skizzierten Teilschnitt jeweils eine Ausgestaltung einer n-lastigen Auslegung der Kompensationsschicht (Fig. 9) und einer p-lastigen Auslegung der Kompensationsschicht (Fig. 10). Bei der n-lastigen Auslegung befinden sich die Palladium-Atome im wesentlichen im unteren Bereich der Kompensationsschicht (Fig. 9) und weist dort eine homogene Dotierung auf, während bei einer p-lastigen Auslegung sich die Selen-Atome im wesentlichen im oberen Bereich der Kompensationsschicht (Fig. 10) befinden und dort ebenfalls eine homogene Dotierung aufweisen. Das Bauelement ist dabei entweder n-lastig oder p-lastig ausgebildet. Es wäre auch denkbar, dass das Selen bzw. Palladium nicht homogen dotiert ist, sondern eine mehr oder weniger stufenweise oder sukzessive ins Innere der Kompensationsschicht abnehmende Dotierung aufweist.

[0080] Im Falle einer n-lastigen Auslegung (Fig. 8(a)) befindet sich zu Beginn t1 das Feldmaximum Emax1 an der Oberfläche x2 der Kompensationsschicht, wobei es sich im Falle einer n-lastigen oder p-lastigen Kompensationsschicht auch in der Tiefe des Halbleiterkörpers befinden kann. In beiden Bereichen ist das Halbleiterbauelement äußerst robust. Der sogenannte Kirkeffekt, der die Beeinflussung der Feldverteilung durch die mit dem Strom verbundenen Ladungsträger bezeichnet, wird dadurch massiv unterdrückt. Mit beginnender zusätzlicher Ionisierung der Elemente mit unvollständiger Ionisation wird der Feldverlauf zunehmend flacher, um einen zeitbedingten Anstieg der Durchbruchspannung zu erreichen. Das Feldmaximum Emax2 verschiebt sich in die Tiefe des Halbleiterkörpers. Nach einer vorgegebenen Zeitspanne, die sich von dem Abstand des Energieniveaus von der jeweiligen Bandkante, von dem Ionisierungsgrad und der Temperatur bestimmt, wird die maximale Durchbruchspannung erreicht. Diese Zeitspanne liegt je nach Element typischerweise im Bereich zwischen 500 nsec bis 5 µsec.

[0081] Bei der p-lastigen Auslegung (Fig. 8(b)) ist genau umgekehrt.

[0082] Die sich zeitlich ändernde Feldverteilung ist besonders vorteilhaft für die Stabilität des Halbleiterbauelementes gegenüber Oszillationen, die insbesondere bei solchen Halbleiterbauelementen mit einem flachen Gradienten des elektrischen Feldes im Bereich des Feldmaximums auftreten. Derartige Oszillationen werden auch als TRAPATT Oszillationen bezeichnet, die insbesondere bei Kompensationsbauelementen besonders störend sind. Die Erfindung ist somit allein schon aus dem diesem Grunde, nämlich der Vermeidung von TRAPATT Oszillationen, von Vorteil.

[0083] Zur Herstellung der Kompensationsschicht wird vorzugsweise die Aufbautechnik angewendet, bei der die n-dotierten und p-dotierten Gebiete 4, 5 durch abwechselndes Abscheiden von n-dotiertem Silizium und nachfolgender maskierter Dotierung, beispielsweise durch Ionenimplantation oder Diffusion, erzeugt werden. Durch Vorsehen mehrerer dieser Abscheide- und Dotierschritte lässt sich eine ge-

wünschte Dicke abhängig von der gewünschten Spannungsfestigkeit bzw. Stromtragfähigkeit des Kompensationsbauelementes bereitstellen.

[0084] Alternativ kann für den Fall, dass die Kompensationsschicht eine dotierte Grundbelegung aufweist, durch eine maskierte Fächerimplantation bei gestaffelten Energien und/oder Implantationsdosen eine gewünschte säulenartige Struktur erzeugt werden. Mittels Hochenergie-Implantation können bei Implantationsenergien von bis zu 20 MeV je nach Dotierelement Implantationstiefen bis über 50 µm erzielt werden. Eine weitere Methode bietet das elektrolytische Ätzen von Röhren in die Kompensationsschicht. Dieses Verfahren zur Herstellung der Kompensationsschicht ist beispielsweise in der EP 0 621 355 A2 beschrieben.

[0085] Für das Einbringen der Elemente mit unvollständiger Ionisation in die Kompensationsschicht können zwei grundsätzlich unterschiedliche Verfahren verwendet werden. Dabei soll lediglich das Prinzip dargestellt werden, die einzelnen detaillierten Prozessschritte zur Herstellung der einzelnen Strukturen, die dem Fachmann wohl bekannt sind, werden nicht extra erläutert:

#### Erstes Verfahren (Fig. 12)

[0086] Bei der Dotierung der p- oder der n-Gebiete 4, 5 werden die Elemente mit unvollständiger Ionisation unter Verwendung derselben Dotiermaske eingebracht. Gemäß Fig. 12 weist die Kompensationsschicht 8 eine n-Grunddotierung auf (a). Nach Aufbringen einer Implantationsmaske werden unter Verwendung derselben Implantationsmaske mittels Diffusion oder Implantation zunächst die p-dotierten Gebiete 5 der Kompensationsschicht 8 erzeugt (b). Anschließend wird unter Verwendung derselben Implantationsmaske 32 Palladium 31 in die p-dotierten Gebiete 5 eingebracht (c).

[0087] Auf diese Weise kann auf einen Maskierungsschritt verzichtet werden. Allerdings wird aufgrund des sehr hohen Diffusionskoeffizienten Palladium in sehr starkem Maße in die benachbarten n-dotierten Gebiete eindiffundieren. Das aus dem p-dotierten Gebiet ausdiffundierende Palladium muss daher im p- und n-dotierten Gebiet vorgehalten werden. Dieses Verfahren ist somit schwierig zu kontrollieren.

#### Zweites Verfahren (Fig. 13)

[0088] Gemäß Fig. 13 weist die Kompensationsschicht 8 eine n-Grunddotierung auf (a). Nach Aufbringen einer Implantationsmaske 32 werden mittels Diffusion oder Implantation zunächst die p-dotierten Gebiete 5 der Kompensationsschicht 8 erzeugt (b). Nach Ablösen der Implantationsmaske 32 wird Palladium großflächig in die gesamte Kompensationsschicht 8 eingebracht, wobei sich das Material aufgrund des hohen Diffusionskoeffizienten lateral und über die gesamte Tiefe der Kompensationsschicht gleichmäßig verteilt. Denkbar wäre jedoch auch, das Palladium bereits in die Grunddotierung der Kompensationsschicht 8, beispielsweise während der Epitaxie, einzubringen.

[0089] Der besondere Vorteil dieses zweiten Verfahrens besteht darin, dass eine Verschiebung der Konzentrationsverhältnisse durch Diffusion von Palladium hier nicht besteht. Es muss lediglich sichergestellt werden, dass die Dotierungskonzentration in den n-dotierten Gebieten derart vorgehalten wird, dass die Dotierungskonzentration des p-dotierenden Palladiums dort ausgeglichen wird.

#### Drittes Verfahren (Fig. 14)

[0090] Das in Fig. 14 dargestellte Verfahren unterscheidet sich von dem in Fig. 13 dadurch, dass Selen lediglich im oberen Bereich 8a der Kompensationsschicht 8, der an die Oberfläche angrenzt, implantiert und eindiffundiert wird. Es wird dadurch ein p-lastiges Halbleiterbauelement bereitgestellt (siehe Fig. 10). Im Falle einer n-lastigen Auslegung müsste Palladium in die Tiefe der Kompensationsschicht 8 implantiert und diffundiert werden (siehe Fig. 10). Dieser untere Teil 8b grenzt dann an die Drainzone 7 an.

[0091] Die Erfindung sei nicht ausschließlich auf die Ausführungsbeispiele gemäß der Fig. 1 bis 5 bzw. die Verfahren gemäß der Fig. 12 bis 14 beschränkt. Vielmehr können dort beispielsweise durch Austauschen der Leitfähigkeitstypen n gegen p und durch Variation der Dotierungskonzentration eine Vielzahl neuer Bauelementvarianten angegeben werden. Bezüglich weiterer Ausführungsbeispiele wird auch auf die eingangs erwähnten US 5,216,275, US 4,754,310, WO 97/29518, DE 43 09 764 C2 und DE 198 40 032 C1 verwiesen, deren Gegenstände vollinhaltlich in die vorliegende Patentanmeldung mit einbezogen werden.

[0092] Fig. 15 zeigt das Schaltbild für eine vorteilhafte Anwendung des erfindungsgemäßen Kompensationsbauelementes mit einem Entlastungsnetzwerk.

[0093] In Fig. 15 ist mit 40 das erfindungsgemäße Kompensationsbauelement bezeichnet. Das Kompensationsbauelement 40 ist mit seiner Drain-Source-Laststrecke zwischen einem ersten Anschluss 41 mit einem ersten Versorgungspotential  $V_{dd}$  – beispielsweise einem gleichgerichteten, positiven Potential – und einem zweiten Anschluss 42 mit einem zweiten Versorgungspotential GND – beispielsweise dem Potential der Bezugsmasse angeordnet. Ferner ist ein Transformator 43 vorgesehen, dessen primärseitige Wicklung 44 in Reihe zur Laststrecke des Kompensationsbauelement 40 und zwischen den Anschlüssen 41, 42 geschaltet ist.

[0094] Die Schaltung weist ferner einen sogenannten "RCD-Snubber" auf. Der RCD-Snubber besteht in bekannter Art und Weise aus einer Diode 45, die anodenseitig mit dem Mittelabgriff 46 zwischen dem Kompensationsbauelement 40 und der primärseitige Wicklung 44 verbunden ist. Die Diode 45 ist kathodenseitig in Reihe zu einer Parallelschaltung eines Widerstandes 47 und eines Kondensators 48 geschaltet. Im Unterschied zu bekannten RCD-Snubber-Schaltungen weist die in Fig. 12 dargestellte Schaltung einen zusätzliche Zenerdiode 49 auf, die zwischen dem Anschluss 41 und dem Widerstand 47 angeordnet ist.

[0095] Die in Fig. 12 dargestellte Schaltung kann beispielsweise Bestandteil einer getakteten Stromversorgung, eines Spannungsreglers, einer Spannungsversorgung, eines Schaltnetztes oder dergleichen sein. Bei solchen kann es beim Ausschalten des Versorgungspotentials  $V_{dd}$  – beispielsweise 300 Volt – dazu kommen, dass sich je nach Übersetzungsverhältnis des Transformators 43 ein Rückschlagpotential  $V_z$  am Mittelabgriff 46 aufbaut, welches deutlich größer ist, als das Versorgungspotential  $V_{dd}$  – beispielsweise 420 Volt. Die Diode 45 wird in diesem Fall aufgrund der Spannungsdifferenz  $\Delta V = V_z - V_{dd}$  zwischen Versorgungspotential  $V_{dd}$  und Rückschlagpotential  $V_z$  durchgeschaltet. Der Kondensator 48, der einer sehr große Kapazität aufweisen sollte, dient dabei als massiver Energiespeicher für einen Störfall. Die neu hinzugekommene Zenerdiode 49 sollte in ihrer Spannungsfestigkeit so ausgelegt werden, dass der RCD-Snubber auch bei einer sehr großen Spannungsdifferenz  $\Delta V$  nicht durchbricht. Im vorliegenden Beispiel könnte eine auf 150 V ausgelegte Zenerdiode 49 verwendet werden. Statt der Zenerdiode wäre auch



jedes andere spannungsbegrenzende Element einsetzbar.

[0096] Der mit der zusätzliche Zenerdiode 49 modifizierte RCD-Snubber entsprechend Fig. 15 fungiert also als Entlastungsnetzwerk, welches erst ab einer bestimmten Spannungsdifferenz  $\Delta V$  wirksam wird.

[0097] Für Schaltungsanordnungen, die sehr große Streuenergien bedingt durch Streuinduktivitäten aufnehmen müssen, ist der Einsatz besonders ausgestalteter RCD-Snubber von besonderem Vorteil. Diese RCD-Snubber müssen derart ausgestaltet sein, dass deren Einsatzspannung deutlich oberhalb der für den Normalbetrieb ausgelegten Sperrspannung und oberhalb der maximalen Durchbruchspannung des Transistors mit unvollständiger Ionisation, jedoch unterhalb der maximal erreichbaren Durchbruchspannung des erfindungsgemäßen Halbleiterbauelementes gewählt wird. Ein solcher RCD-Snubber nimmt im Normalbetrieb kaum Energie auf und verschlechtert daher den Wirkungsgrad der Schaltungstopologie auch nicht nennenswert. Dank der "Spannungsreserve" der Durchbruchspannung wird der RCD-Snubber im Störfall, d. h. bei einer kurzfristigen überhöhten Durchbruchspannung, vorteilhafterweise aktiviert und entlastet so das eigentliche Halbleiterbauelement.

[0098] Auf diese Weise wird mithin ein Zeit- und spannungsgesteuertes Entlastungselement für ein Halbleiterbauelement bereitgestellt. Der Vorteil des daraus resultierenden Halbleiterbauelementes besteht darin, dass es aufgrund seiner niedrigen Durchbruchspannung im Normalbetrieb sicher verhindert, dass der RCD-Snubber unerwünschterweise Energie aufnimmt und die dadurch bedingte Verlustleistung eine Reduzierung des Wirkungsgrades zur Folge hätte.

[0099] Neben der genannten Schaltungsanwendung ließen sich selbstverständlich eine Vielzahl weiterer Anwendungen für das erfindungsgemäße Kompensationsbauelement finden.

[0100] Zusammenfassend kann festgestellt werden, dass das Einbringen eines Elementes mit unvollständiger Ionisation in die Kompensationsschicht und damit den Driftbereich eines Kompensationsbauelementes in völliger Abkehr von bekannten Kompensationsbauelementes auf sehr einfache, jedoch nichts desto trotz sehr effektive Weise eine Zeitabhängigkeit der Durchbruchspannung eines solchen Kompensationsbauelementes erzielen lässt. Auf diese Weise lässt sich das Kompensationsbauelement hinsichtlich unterschiedlicher Durchbruchspannungen optimieren.

[0101] Die vorliegende Erfindung wurde anhand der vorstehenden Beschreibung so dargelegt, um das Prinzip der Erfindung und dessen praktische Anwendung bestmöglich zu erklären. Selbstverständlich lässt sich die vorliegende Erfindung im Rahmen des fachmännischen Handels und Wissens in geeigneter Weise in mannigfaltigen Ausführungsformen und Abwandlungen realisieren.

#### Bezugszeichenliste

- 1 Halbleiterkörper
- 2 erste Oberfläche, Scheibenvorderseite
- 3 zweite Oberfläche, Scheibenrückseite
- 4 n-dotiertes Gebiet, Komplementärausräumzone
- 5 p-dotiertes Gebiet, Ausräumzone
- 6 Grenzschrift
- 7 Drainzone
- 8 Kompensationsschicht
- 8a oberer Bereich der Kompensationsschicht
- 8b unterer Bereich der Kompensationsschicht
- 10 Driftzone
- 13 Bodyzone
- 14 Sourcezone

- 15 Zwischenzone
- 16 Gateelektrode
- 17 Dielektrikum, Gateoxid
- 18 Sourceelektrode, Source-Metallisierung
- 5 19 Schutzoxid
- 20 Drainelektrode, Drain-Metallisierung
- 21 Feldplatte
- 22 Schutzoxid
- 30 p-dotierender Dotierstoff mit unvollständiger Ionisation
- 10 31 n-dotierender Dotierstoff mit unvollständiger Ionisation
- 32 Implantationsmaske
- 40 Kompensationsbauelement
- 41 ersten Anschluss
- 42 zweiten Anschluss
- 15 43 Transformator
- 44 primärseitige Wicklung
- 45 Diode
- 46 Mittelabgriff
- 47 Widerstandes
- 20 48 Kondensators
- 49 Zenerdiode
- D Drain-Anschluss
- E Elektrisches Feld
- G Gate-Anschluss
- 25 GND zweiten Versorgungspotential, Potential der Bezugsmasse
- K Kompensationsgrad
- RB Randbereich
- RDSon Einschaltwiderstand
- 30 S Source-Anschluss
- Vdd ersten Versorgungspotential
- VDS Durchbruchspannung
- VDS1, VDS2 Durchbruchspannung
- Vz Rückschlagpotential
- 35 ZF Zellenfeld

#### Patentansprüche

1. Halbleiterbauelement nach dem Prinzip der Ladungsträgerkompensation derart ausgestaltet, dass dessen Durchbruchspannung bei konstanter Temperatur als Funktion der Zeit zunimmt.
2. Halbleiterbauelement mit einem Halbleiterkörper (1) mit mindestens einer im Halbleiterkörper (1) angeordneten Kompensationsschicht (8), die mindestens eine Ausräumzone (5) des ersten Leistungstyps und mindestens eine Komplementärausräumzone (4) des zweiten, entgegengesetzten Leistungstyps aufweist, wobei die mindestens eine Ausräumzone (5) und die mindestens eine Komplementärausräumzone (4) abwechselnd nebeneinander in der Kompensationsschicht (8) angeordnet sind, dadurch gekennzeichnet, dass in der Kompensationsschicht (8) unvollständig ionisierte Dotierstoffe (30, 31) des ersten oder des zweiten Leistungstyps vorgesehen sind.
3. Halbleiterbauelement mit einem Halbleiterkörper (1) mit mindestens einer im Halbleiterkörper (1) angeordneten Kompensationsschicht (8), die mindestens eine Ausräumzone (5) des ersten Leistungstyps und mindestens eine Komplementärausräumzone (4) des zweiten, entgegengesetzten Leistungstyps aufweist, wobei die mindestens eine Ausräumzone (5) und die mindestens eine Komplementärausräumzone (4) abwechselnd nebeneinander in der Kompensationsschicht (8) angeordnet sind,

mit mindestens einer in der Kompensationsschicht (8) eingebetteten Bodyzone (13) des zweiten Leistungstyps, mit mindestens einer in der Bodyzone (13) eingebetteten Sourcezone (14) des ersten Leistungstyps, dadurch gekennzeichnet,

dass in der Kompensationsschicht (8) unvollständig ionisierte Dotierstoffe (30, 31) des ersten oder des zweiten Leistungstyps vorgesehen sind.

4. Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die unvollständig ionisierten Dotierstoffe (30, 31) weitestgehend gleichmäßig innerhalb der Kompensationsschicht (8) verteilt sind.

5. Halbleiterbauelement nach einem oder mehreren der Ansprüche 1-3, dadurch gekennzeichnet, dass die unvollständig ionisierten Dotierstoffe (30) vom ersten Leistungstyp sind und mehrheitlich in den Ausräumzonen (5) verteilt sind.

6. Halbleiterbauelement nach einem oder mehreren der Ansprüche 1-3, dadurch gekennzeichnet, dass die unvollständig ionisierte Dotierstoffe (31) vom zweiten Leistungstyp sind und mehrheitlich in den Komplementärausräumzonen (4) verteilt sind.

7. Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die Ausräumzonen (5) oder die Komplementärausräumzonen (4) ausschließlich unvollständig ionisierte Dotierstoffe (30, 31) aufweisen.

8. Halbleiterbauelement nach einem oder mehreren der Ansprüche 1-6, dadurch gekennzeichnet, dass die Elemente mit unvollständiger Ionisation (30, 31) in der Kompensationsschicht (8) eine Dotierungskonzentration im Bereich von 20 bis 100%, insbesondere größer 50%, der Dotierungskonzentration gleichen Leitungstyps in der jeweiligen Zone (4, 5) aufweist.

9. Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, dadurch gekennzeichnet, dass als unvollständig ionisierter Dotierstoff (30) Palladium vorgesehen ist.

10. Halbleiterbauelement nach einem oder mehreren der Ansprüche 1-8, dadurch gekennzeichnet, dass als unvollständig ionisierter Dotierstoff (31) Selen vorgesehen ist.

11. Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, dadurch gekennzeichnet, dass eine Drainzone (7) vorgesehen ist, an die die Kompensationsschicht (8) großflächig angrenzt.

12. Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, dadurch gekennzeichnet, dass eine Driftzone (10) des ersten Leistungstyps vorgesehen ist, die zwischen der Kompensationsschicht (8) und der Drainzone (7) angeordnet ist und an diese Zonen (7, 8) angrenzt, wobei die Driftzone eine geringere Dotierungskonzentration als die Komplementärausräumzonen der Kompensationsschicht (8) aufweist.

13. Halbleiterbauelement nach einem der Ansprüche 11-12, dadurch gekennzeichnet, dass die Drainzone Ladungsträger des ersten Leitungstyps aufweist und das Halbleiterbauelement als MOSFET - insbesondere als Leistungs-MOSFET - ausgebildet ist.

14. Halbleiterbauelement nach einem der Ansprüche 11-12, dadurch gekennzeichnet, dass die Drainzone Ladungsträger des zweiten Leitungstyps aufweist und das Halbleiterbauelement als IGBT ausgebildet.

15. Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, dadurch gekennzeichnet, dass in der Kompensationsschicht (8) eine einzige Aus-

räumzone (5) und eine Vielzahl von Komplementärausräumzonen (4) oder eine einzige Komplementärausräumzone (4) und eine Vielzahl von Ausräumzone (5) vorgesehen sind.

16. Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die unvollständig ionisierte Dotierstoffe (30, 31) in der Kompensationsschicht (8) bei Raumtemperatur nur zum Teil ionisiert sind, wobei deren Ionisationsgrad mit steigender Temperatur zunimmt.

17. Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, dadurch gekennzeichnet, dass das Halbleiterbauelement aus einer Vielzahl in Zellen eines Zellenfeldes (ZF) angeordneter Einzeltransistoren, die über ihre Laststrecken parallel geschaltet sind, die über eine gemeinsame Ansteuerung (G) steuerbar sind und die somit einen aktiven Bereich definieren, wobei im Zellenfeld (ZF) ein erster Bereich vorhanden ist, in dem die Dotierungskonzentration der unvollständig ionisierten Elemente (30, 31) höher ist als in den übrigen Bereichen des Zellenfeldes (ZF).

18. Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, dadurch gekennzeichnet, dass das Halbleiterbauelement einen aktiven, zum Stromfluss beitragenden Bereich (ZF) und einen Randbereich (RB) aufweist, über den bei Anlegen einer Spannung an das Halbleiterbauelement die Feldlinien definiert aus dem Halbleiterkörper (1) geführt werden, wobei die Dotierungskonzentration der unvollständig ionisierten Dotierstoffe (30, 31) vom aktiven Bereich (ZF) zu dessen Randbereich (RB) hin abnimmt.

19. Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, dadurch gekennzeichnet, dass der Halbleiterkörper (1) aus kristallinen-Silizium oder Siliziumkarbid besteht.

20. Schaltungsanordnung mit einem Halbleiterbauelement (40) nach einem oder mehreren der vorstehenden Ansprüche, mit einem RCD-Snubber, der ein Widerstandselement (47) und ein dazu parallel angeordnetes kapazitives Element (48) aufweist, der in Reihe zu dieser Parallelschaltung aus Widerstandselement (47) und kapazitives Element (48) eine Diode (45) aufweist, mit einer zusätzlichen Zenerdiode (49) aufweist.

21. Schaltungsanordnung nach Anspruch 20, dadurch gekennzeichnet, dass die Zenerdiode (49) in Reihe zum Widerstandselement (47) und parallel zu dem kapazitiven Element (48) angeordnet ist.

22. Schaltungsanordnung nach einem der Ansprüche 20 oder 21, dadurch gekennzeichnet, dass die Schaltungsanordnung einen Transformator (43) aufweist, dessen primärseitige Wicklung (44) in Reihe zu dem Halbleiterbauelement (40) und zwischen den Anschlüssen (41, 42) einer Versorgungsspannung (Vdd) angeordnet ist, wobei der RCD-Snubber mit der zusätzlichen Zenerdiode (49) am Mittelabgriff (46) zwischen Halbleiterbauelement (40) und primärseitige Wicklung (44) und einem Anschluss (41) der Versorgungsspannung (Vdd) geschaltet ist.

23. Verfahren zur Dotierung einer Kompensationsschicht (8) für ein Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, bei dem die unvollständig ionisierten Dotierstoffe (30, 31) großflächig in die Kompensationsschicht (8) eingebracht werden.

24. Verfahren zur Dotierung einer Kompensationsschicht (8) für ein Halbleiterbauelement nach einem oder mehreren der vorstehenden Ansprüche, bei dem

die unvollständig ionisierten Dotierstoffe (30,31) des einen Leitungstyps in diejenigen dotierten Gebiete der Kompensationsschicht (8) eingebracht werden, die den selben Leitungstyp aufweisen.

Hierzu 12 Seite(n) Zeichnungen

5

10

15

20

25

30

35

40

45

50

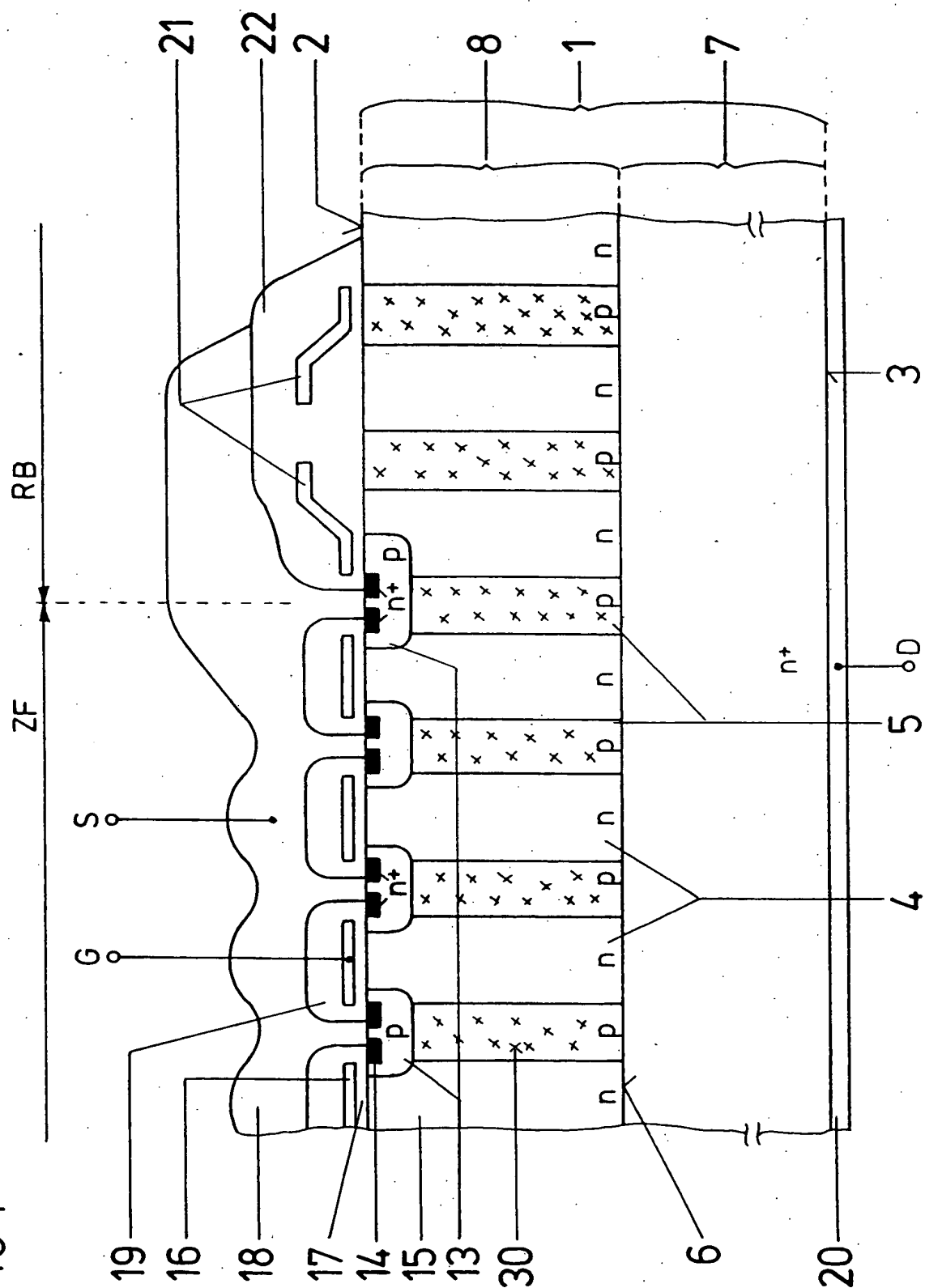
55

60

65

- Leerseite -

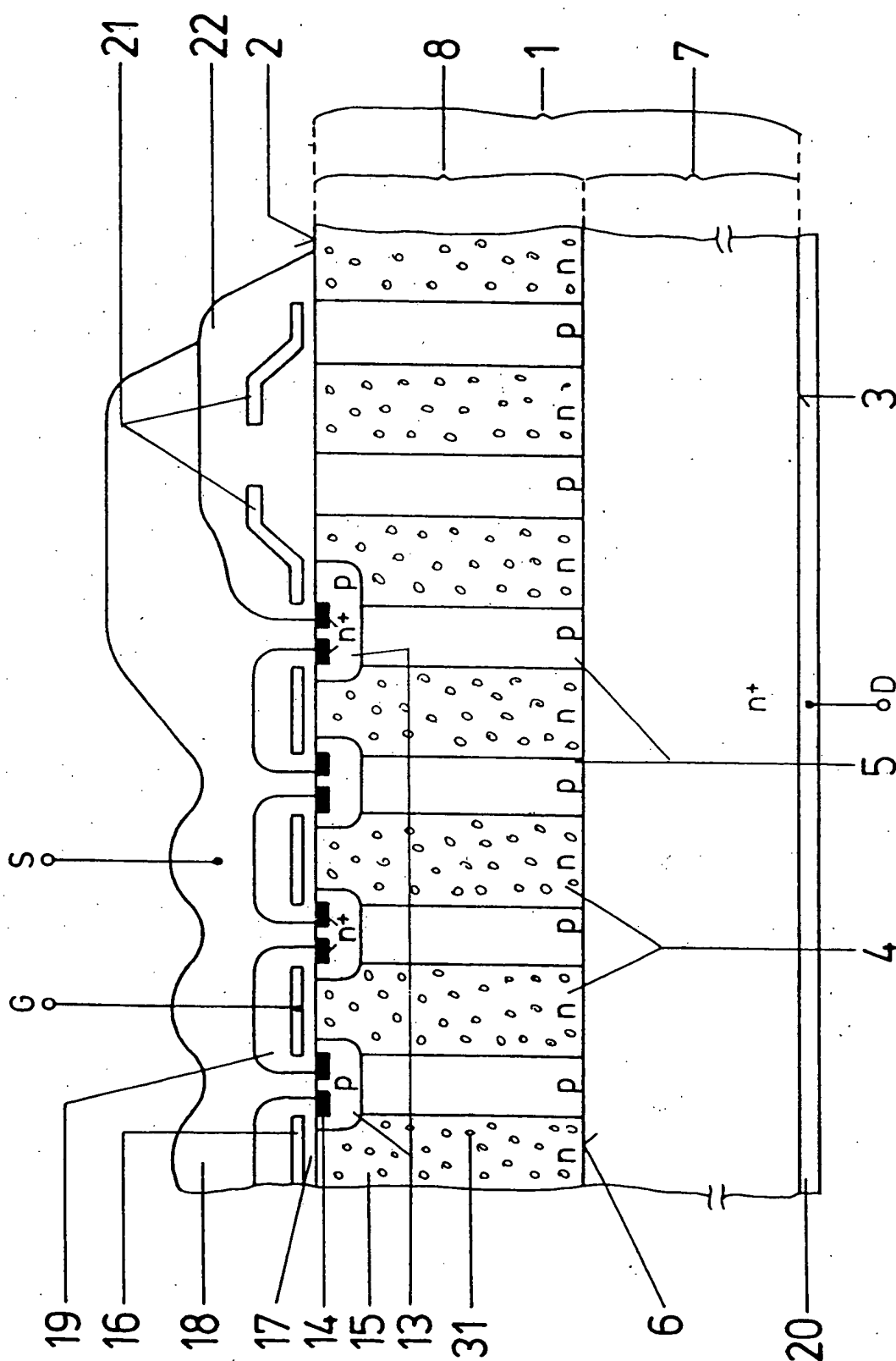
FIG 1







3  
G  
E





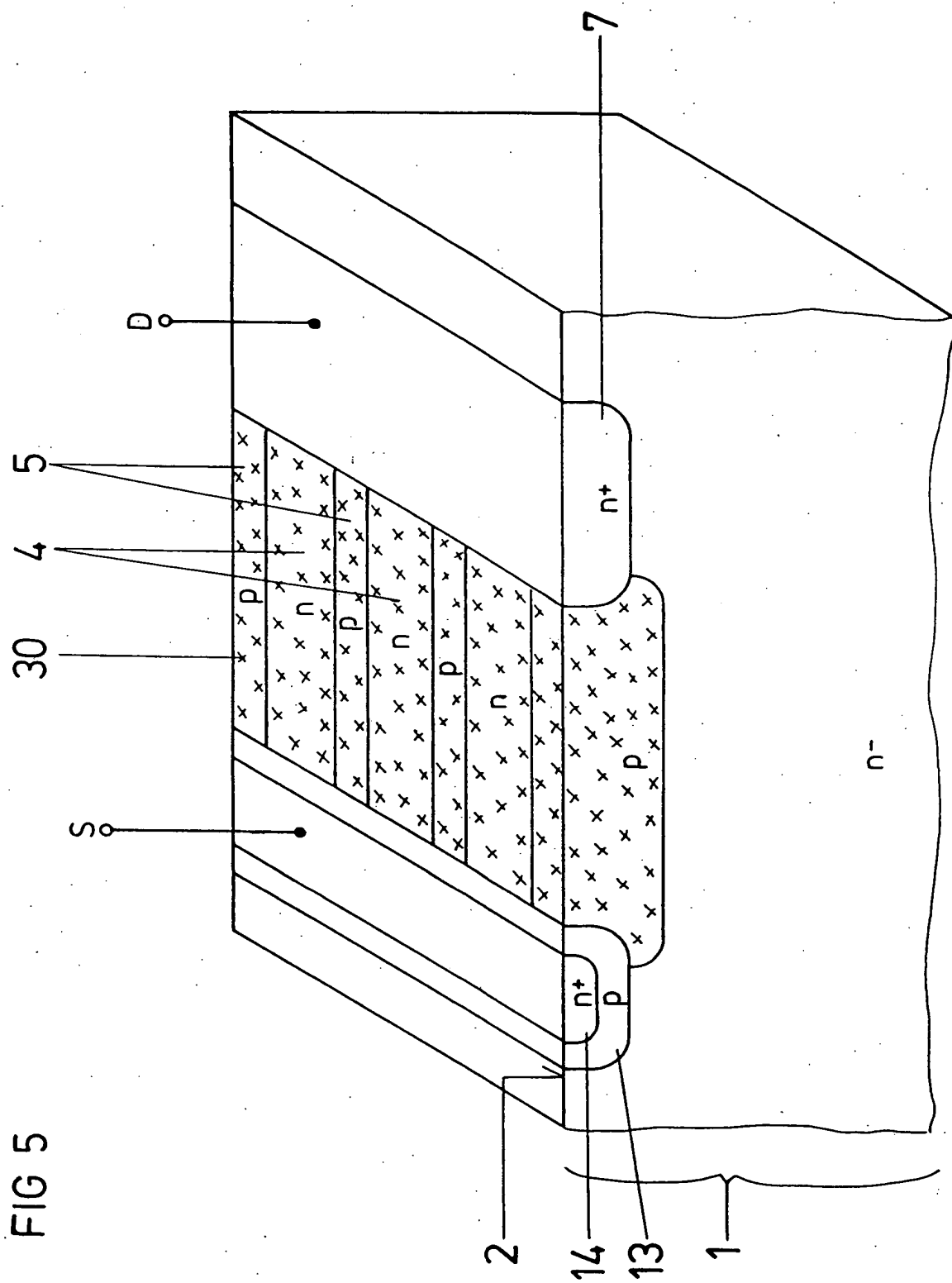


FIG 6

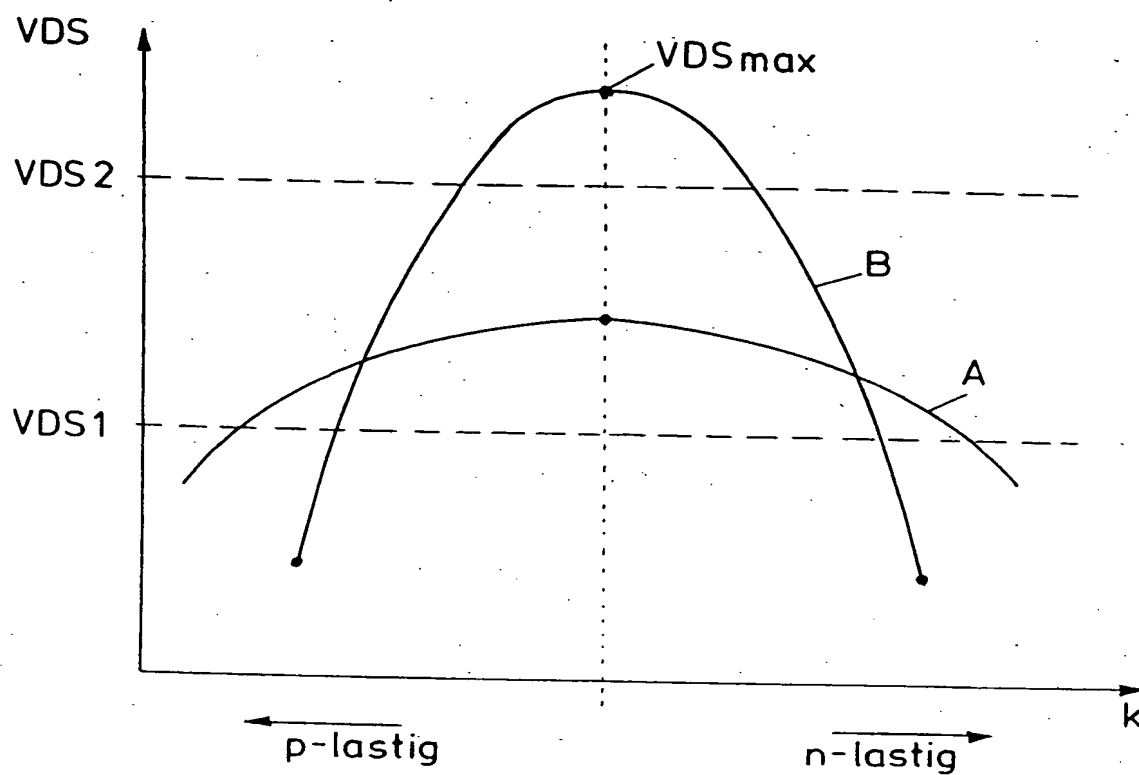


FIG 7

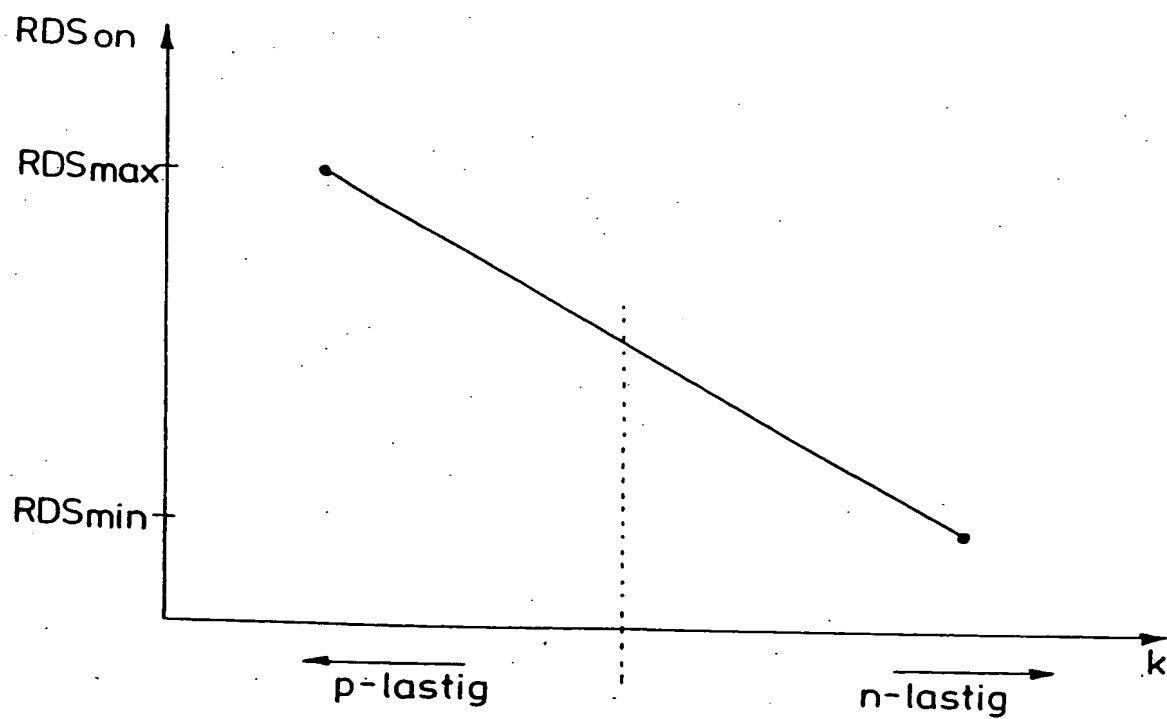


FIG 8a

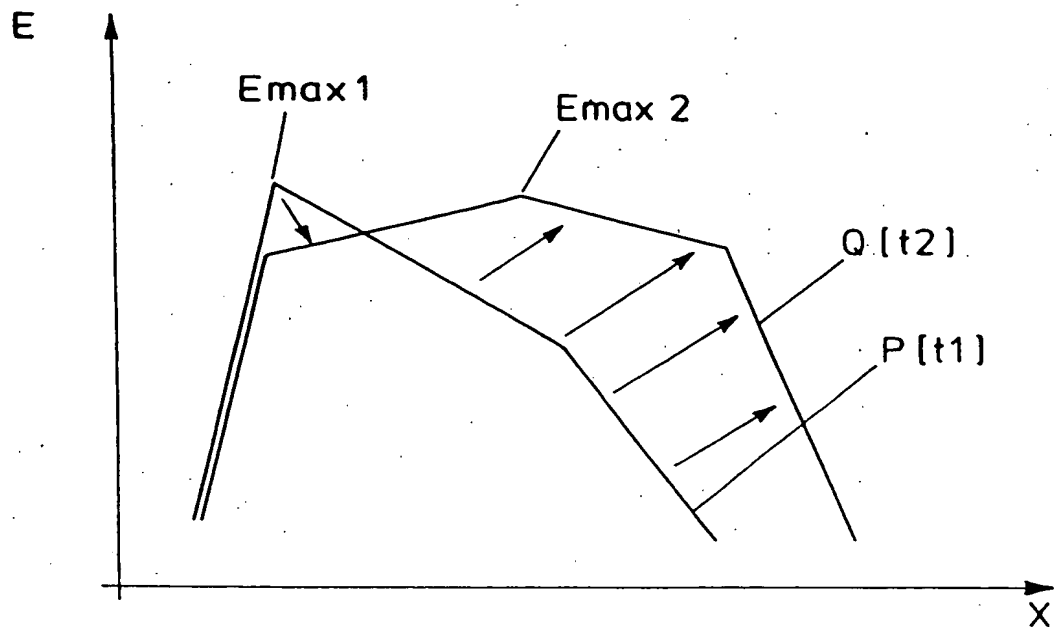


FIG 8b

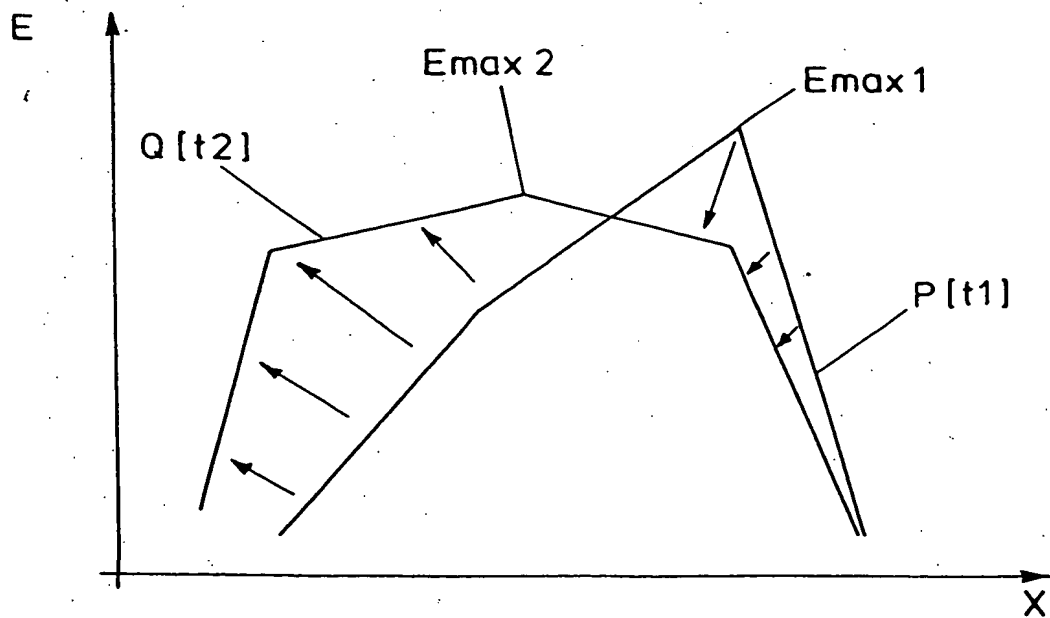


FIG 10

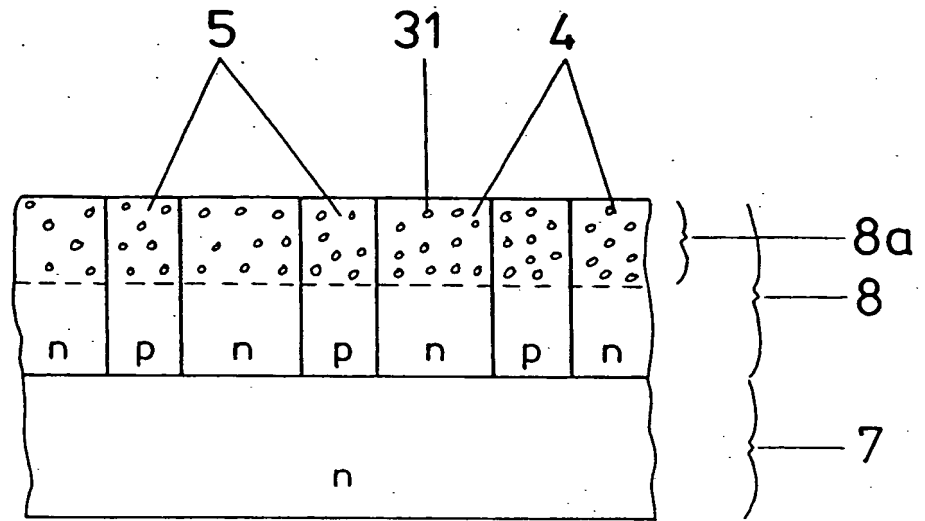


FIG 9

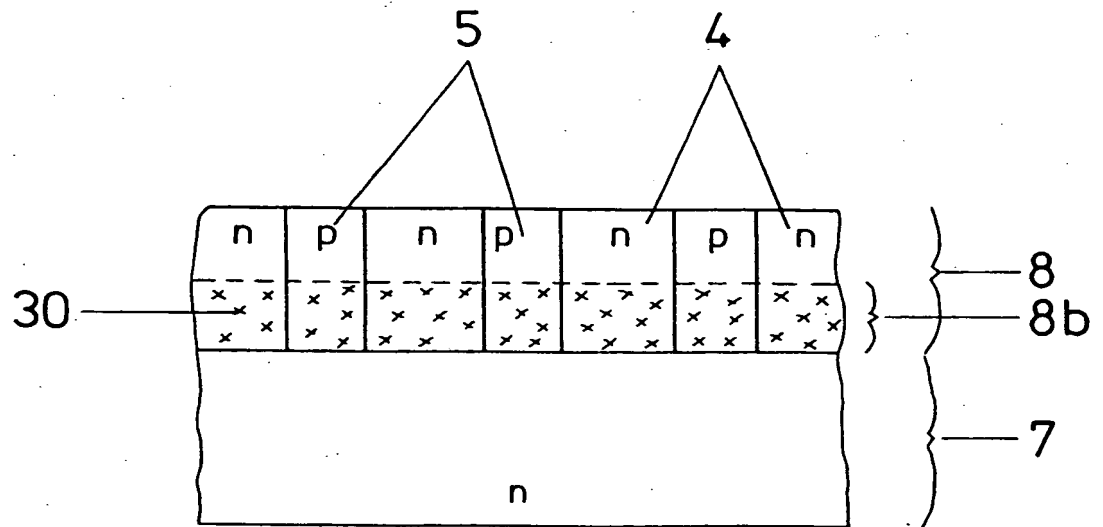




FIG 11a

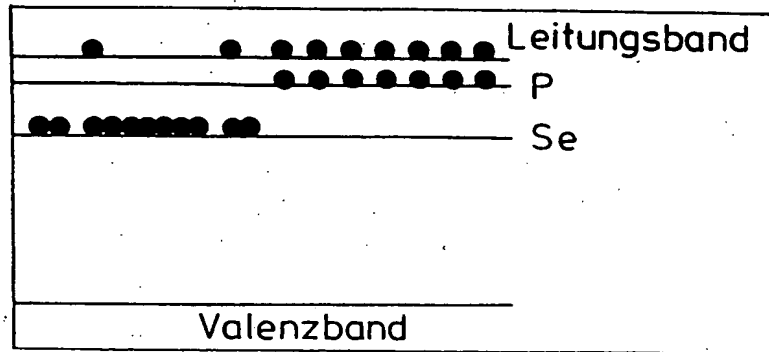


FIG 11b

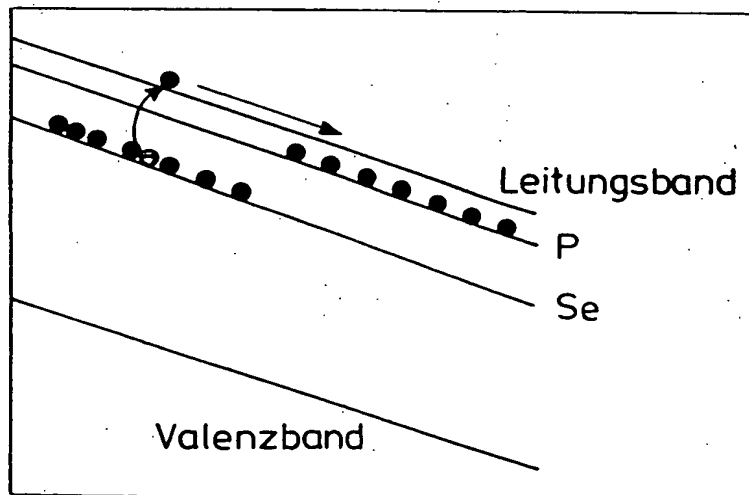


FIG 12a

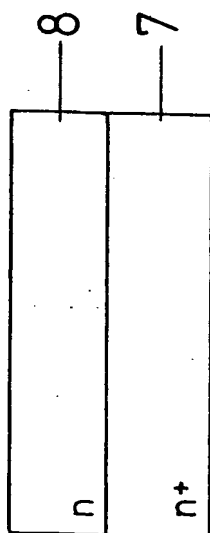


FIG 13a

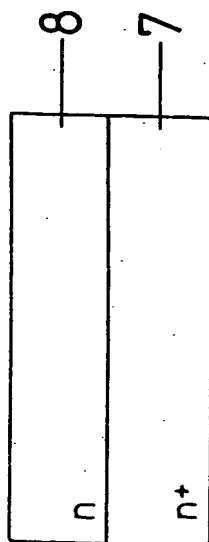


FIG 12b

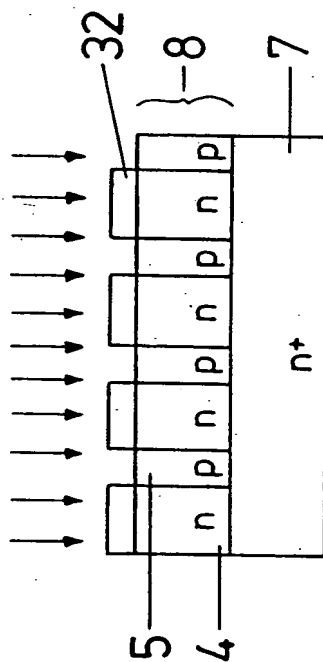


FIG 13b

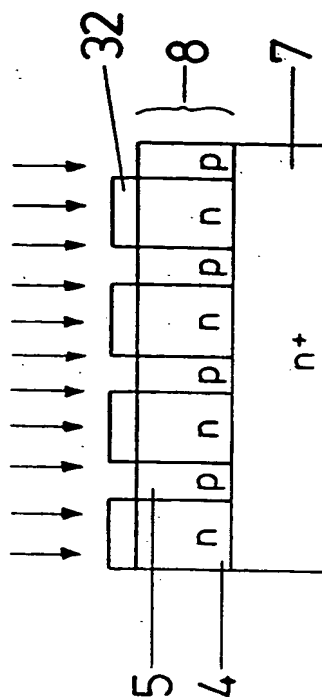


FIG 12c

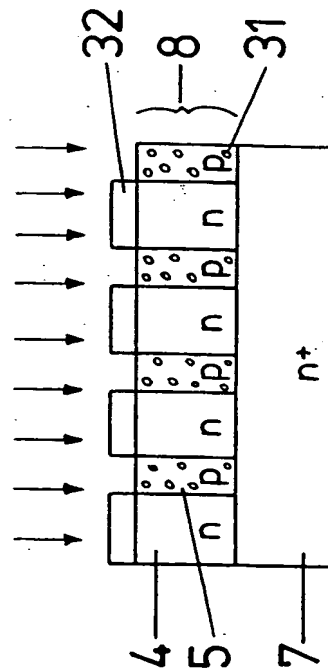


FIG 13c

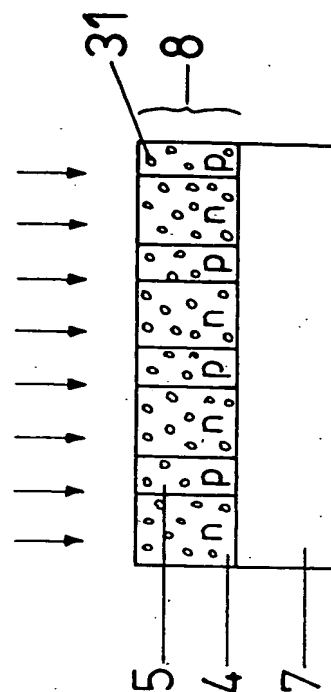


FIG 14a

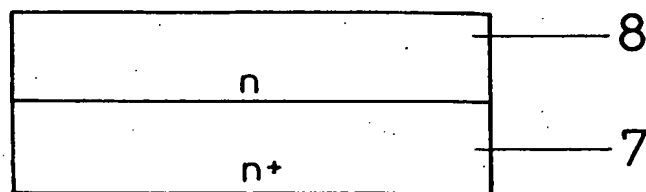


FIG 14b

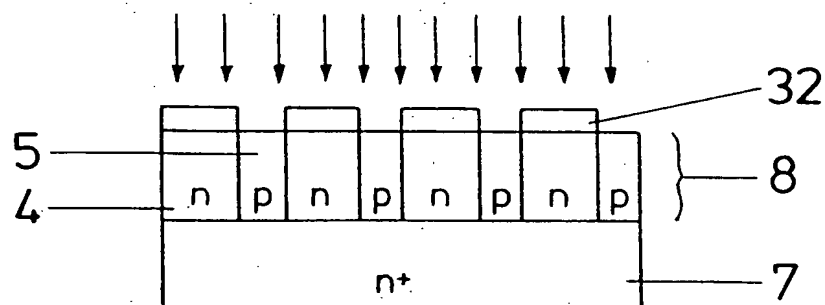


FIG 14c

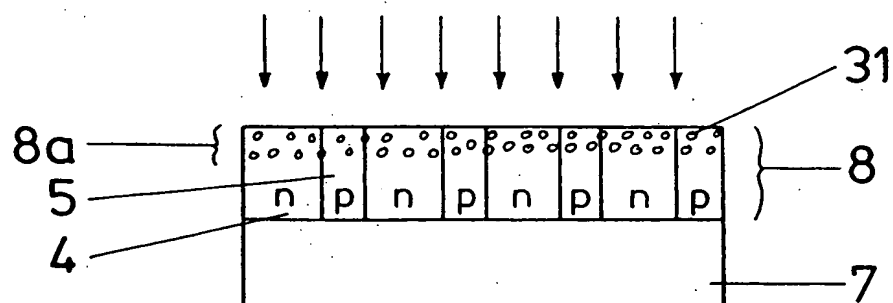


FIG 15

